

日本国特許庁
JAPAN PATENT OFFICE

#5
9/12/02
JC978 U.S. PTO
10/092665
03/07/02

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office

出願年月日

Date of Application:

2001年 3月13日

出願番号

Application Number:

特願2001-070207

出願人

Applicant(s):

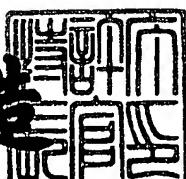
ソニー株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年12月14日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3109351

【書類名】 特許願
【整理番号】 0000995405
【提出日】 平成13年 3月13日
【あて先】 特許庁長官 及川 耕造 殿
【国際特許分類】 H04B 10/00
【発明者】
【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内
【氏名】 平松 民平
【発明者】
【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内
【氏名】 岡田 紀郎
【特許出願人】
【識別番号】 000002185
【氏名又は名称】 ソニー株式会社
【代理人】
【識別番号】 100082762
【弁理士】
【氏名又は名称】 杉浦 正知
【電話番号】 03-3980-0339
【手数料の表示】
【予納台帳番号】 043812
【納付金額】 21,000円
【提出物件の目録】
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 9708843

特2001-070207

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 送信装置、送信方法、受信装置、受信方法および送受信システム

【特許請求の範囲】

【請求項1】 コンテンツデータを送信する送信装置において、
1つまたは複数のコンテンツデータが書き込まれている記録媒体と、
上記コンテンツデータを所定の割合でセクション1からセクションnにn（n
：整数）分割するときに、分割された上記コンテンツデータの後側のセクション
の長さに比して先頭側のセクションが短い長さとなるように、上記セクション1
からセクションnを生成するセクション生成手段と、
上記セクション1からセクションnのそれぞれのデータは、チャンネル1から
チャンネルnで同一の長さとなるように信号を形成する信号形成手段と、
形成された上記信号を多重化する多重化手段と、
多重化した上記信号を送信する送信手段と
からなることを特徴とする送信装置。

【請求項2】 上記セクション1からセクションnのそれぞれのデータは、
予め設定されたアドレスに基づいて上記記録媒体に書き込まれるようにしたことを
を特徴とする請求項1に記載の送信装置。

【請求項3】 上記セクション生成手段では、
上記セクション1からセクションnのそれぞれの長さを1、2、4、……、
 $2^{(n-1)}$ となるように上記コンテンツデータをn分割するようにしたことを特徴
とする請求項1に記載の送信装置。

【請求項4】 上記セクション生成手段では、
上記セクション1からセクションm（ $1 < m < n$ 、m：整数）のそれぞれの長
さを1、2、4、……、 $2^{(m-1)}$ となるように上記コンテンツデータを分割し
、上記セクションmから上記セクションnのそれぞれの長さを上記セクションm
と同一の長さとなるように上記コンテンツデータを分割するようにしたことを特
徴とする請求項1に記載の送信装置。

【請求項5】 上記信号形成手段では、

上記チャンネル1からチャンネルn-1の信号が、上記セクション1からセクションn-1のそれぞれのデータを繰り返して上記チャンネルnの信号と同一の長さの信号となるようにしたことを特徴とする請求項1に記載の送信装置。

【請求項6】 上記信号形成手段では、

上記チャンネル1からチャンネルm-1 ($1 < m < n$ 、m:整数) の信号が、上記セクション1からセクションm-1のそれぞれのデータを繰り返して上記チャンネルmの信号と同一の長さの信号となり、上記チャンネルmからチャンネルnの信号の長さが上記チャンネルmの信号と同一の長さの信号となるように信号を形成するようにしたことを特徴とする請求項1に記載の送信装置。

【請求項7】 上記多重化手段では、

同期合わせのための同期データと、上記セクション1からセクションnの先頭となるデータが含まれていることを示すフラグデータと、上記セクション1からセクションnまでのデータとを多重化するようにしたことを特徴とする請求項1に記載の送信装置。

【請求項8】 さらに、多重化された上記信号に変調を施すようにしたことを特徴とする請求項1に記載の送信装置。

【請求項9】 コンテンツデータを送信する送信方法において、

1つまたは複数のコンテンツデータが記録媒体に書き込まれ、上記コンテンツデータを所定の割合でセクション1からセクションnにn (n:整数) 分割するときに、分割された上記コンテンツデータの後側のセクションの長さに比して先頭側のセクションが短い長さとなるように、上記セクション1からセクションnを生成し、

上記セクション1からセクションnのそれぞれのデータは、チャンネル1からチャンネルnで同一の長さとなるように信号を形成し、

形成された上記信号を多重化し、
多重化した上記信号を送信する
ようにしたことを特徴とする送信方法。

【請求項10】 上記セクション1からセクションnのそれぞれのデータは、予め設定されたアドレスに基づいて上記記録媒体に書き込まれるようにしたこ

とを特徴とする請求項9に記載の送信方法。

【請求項11】 上記セクション1からセクションnのそれぞれの長さを1、2、4、……、 $2^{(n-1)}$ となるように上記コンテンツデータをn分割するようにしたことを特徴とする請求項9に記載の送信方法。

【請求項12】 上記セクション1からセクションm ($1 < m < n$ 、m:整数)のそれぞれの長さを1、2、4、……、 $2^{(m-1)}$ となるように上記コンテンツデータを分割し、上記セクションmから上記セクションnのそれぞれの長さを上記セクションmと同一の長さとなるように上記コンテンツデータを分割するようにしたことを特徴とする請求項9に記載の送信方法。

【請求項13】 上記チャンネル1からチャンネルn-1の信号が、上記セクション1からセクションn-1のそれぞれのデータを繰り返して上記チャンネルnの信号と同一の長さの信号となるようにしたことを特徴とする請求項9に記載の送信方法。

【請求項14】 上記チャンネル1からチャンネルm-1 ($1 < m < n$ 、m:整数)の信号が、上記セクション1からセクションm-1のそれぞれのデータを繰り返して上記チャンネルmの信号と同一の長さの信号となり、上記チャンネルmからチャンネルnの信号の長さが上記チャンネルmの信号と同一の長さの信号となるように信号を形成するようにしたことを特徴とする請求項9に記載の送信方法。

【請求項15】 同期合わせのための同期データと、上記セクション1からセクションnの先頭となるデータが含まれていることを示すフラグデータと、上記セクション1からセクションnまでのデータとを多重化するようにしたことを特徴とする請求項9に記載の送信方法。

【請求項16】 さらに、多重化された上記信号に変調を施すようにしたことを特徴とする請求項9に記載の送信方法。

【請求項17】 1つまたは複数のコンテンツデータが書き込まれている記録媒体と、上記コンテンツデータを所定の割合でセクション1からセクションnにn (n:整数)分割するときに、分割された上記コンテンツデータの後側のセクションの長さに比して先頭側のセクションが短い長さとなるように、上記セク

ション1からセクションnを生成するセクション生成手段と、上記セクション1からセクションnのそれぞれのデータは、チャンネル1からチャンネルnで同一の長さとなるように信号を形成する信号形成手段と、形成された上記信号を多重化する多重化手段と、多重化した上記信号を送信する送信手段とからなる送信装置から送信される上記信号を受信し、再生する受信装置において、

受信した上記信号を分離する分離手段と、

分離された上記信号の中から上記セクション1からセクションnのそれぞれの先頭となるデータを検出する検出手段と、

検出された上記セクション1からセクションnのそれぞれの先頭となるデータをチャンネル1からチャンネルnに分けて全て書き込む記録媒体と、

上記セクション1の先頭となるデータが検出され、検出された上記セクション1の先頭となるデータから上記セクション1のデータが上記記録媒体に書き込まれると共に上記記録媒体から読み出され、上記セクション1のデータの読み出しが終了すると、連続するセクション2からセクションnまでのデータを順次上記記録媒体から読み出す読み出し手段と、

読み出された上記セクション1からセクションnのデータを再生する再生手段と

からなることを特徴とする受信装置。

【請求項18】 上記検出手段は、

上記信号に含まれているフラグデータの上記セクション1からセクションnが対応したビット1からビットnを検出することによって、上記セクション1からセクションnのそれぞれの先頭となるデータの有無を検出するようにしたことを特徴とする請求項17に記載の受信装置。

【請求項19】 上記記録媒体は、

上記コンテンツデータが、上記セクション1からセクションm ($1 < m < n$ 、m:整数) のそれぞれの長さを1、2、4、……、 $2^{(m-1)}$ となるように分割し、上記セクションmからセクションnのそれぞれの長さを上記セクションmと同一の長さとなるように分割している場合、上記セクション1からセクションmのそれぞれの長さの合計と、上記セクション1の長さとを書き込むことができる

容量を備えていることを特徴とする請求項17に記載の受信装置。

【請求項20】 1つまたは複数のコンテンツデータが書き込まれている記録媒体と、上記コンテンツデータを所定の割合でセクション1からセクションnにn（n：整数）分割するときに、分割された上記コンテンツデータの後側のセクションの長さに比して先頭側のセクションが短い長さとなるように、上記セクション1からセクションnを生成するセクション生成手段と、上記セクション1からセクションnのそれぞれのデータは、チャンネル1からチャンネルnで同一の長さとなるように信号を形成する信号形成手段と、形成された上記信号を多重化する多重化手段と、多重化した上記信号を送信する送信手段とからなる送信装置から送信される上記信号を受信し、再生する受信方法において、

受信した上記信号を分離し、

分離された上記信号の中から上記セクション1からセクションnのそれぞれの先頭となるデータを検出し、

検出された上記セクション1からセクションnのそれぞれの先頭となるデータをチャンネル1からチャンネルnに分けて全て書き込み、

上記セクション1の先頭となるデータが検出され、検出された上記セクション1の先頭となるデータから上記セクション1のデータが上記記録媒体に書き込まれると共に上記記録媒体から読み出され、上記セクション1のデータの読み出しが終了すると、連続するセクション2からセクションnまでのデータを順次上記記録媒体から読み出し、

読み出された上記セクション1からセクションnのデータを再生する
ようにしたことを特徴とする受信方法。

【請求項21】 上記信号に含まれているフラグデータの上記セクション1からセクションnが対応したビット1からビットnを検出することによって、上記セクション1からセクションnのそれぞれの先頭となるデータを検出する
ようにしたことを特徴とする請求項20に記載の受信方法。

【請求項22】 上記記録媒体は、

上記コンテンツデータが、上記セクション1からセクションm（ $1 < m < n$ 、
m：整数）のそれぞれの長さを1、2、4、……、 $2^{(m-1)}$ となるように分割

し、上記セクションmからセクションnのそれぞれの長さを上記セクションmと同一の長さとなるように分割している場合、上記セクション1からセクションmのそれぞれの長さの合計と、上記セクション1の長さとを書き込むことができる容量を備えていることを特徴とする請求項20に記載の受信方法。

【請求項23】 コンテンツデータを送信し、送信された上記コンテンツデータを受信し、再生する送受信システムにおいて、

送信装置は、

1つまたは複数のコンテンツデータが書き込まれている第1の記録媒体と、

上記コンテンツデータを所定の割合でセクション1からセクションnにn（n：整数）分割するときに、分割された上記コンテンツデータの後側のセクションの長さに比して先頭側のセクションが短い長さとなるように、上記セクション1からセクションnを生成するセクション生成手段と、

上記セクション1からセクションnのそれぞれのデータは、チャンネル1からチャンネルnで同一の長さとなるように信号を形成する信号形成手段と、

形成された上記信号を多重化する多重化手段と、

多重化した上記信号を送信する送信手段とを備え、

受信装置は、

受信した上記信号を分離する分離手段と、

分離された上記信号の中から上記セクション1からセクションnのそれぞれの先頭となるデータを検出する検出手段と、

検出された上記セクション1からセクションnのそれぞれの先頭となるデータをチャンネル1からチャンネルnに分けて全て書き込む第2の記録媒体と、

上記セクション1の先頭となるデータが検出され、検出された上記セクション1の先頭となるデータから上記セクション1のデータが上記第2の記録媒体に書き込まれると共に上記第2の記録媒体から読み出され、上記セクション1のデータの読み出しが終了すると、連続するセクション2からセクションnまでのデータを順次上記第2の記録媒体から読み出す読み出し手段と、

読み出された上記セクション1からセクションnのデータを再生する再生手段とを備え、

上記送信装置から伝送路を介して1つまたは複数の上記受信装置に対して、n分割された上記コンテンツデータを送信し、1つまたは複数の上記受信装置は、受信した上記コンテンツデータの先頭となるデータを検出すると、それぞれ上記コンテンツデータを再生するようにしたことを特徴とする送受信システム。

【請求項24】 上記セクション1からセクションnのそれぞれのデータは、予め設定されたアドレスに基づいて上記第1の記録媒体に書き込まれるようにしたことを特徴とする請求項23に記載の送受信システム。

【請求項25】 上記セクション生成手段では、

上記セクション1からセクションnのそれぞれの長さを1、2、4、……、 $2^{(n-1)}$ となるように上記コンテンツデータをn分割するようにしたことを特徴とする請求項23に記載の送受信システム。

【請求項26】 上記セクション生成手段では、

上記セクション1からセクションm ($1 < m < n$ 、m:整数) のそれぞれの長さを1、2、4、……、 $2^{(m-1)}$ となるように上記コンテンツデータを分割し、上記セクションmから上記セクションnのそれぞれの長さを上記セクションmと同一の長さとなるように上記コンテンツデータを分割するようにしたことを特徴とする請求項23に記載の送受信システム。

【請求項27】 上記信号形成手段では、

上記チャンネル1からチャンネルn-1の信号が、上記セクション1からセクションn-1のそれぞれのデータを繰り返して上記チャンネルnの信号と同一の長さの信号となるようにしたことを特徴とする請求項23に記載の送受信システム。

【請求項28】 上記信号形成手段では、

上記チャンネル1からチャンネルm-1 ($1 < m < n$ 、m:整数) の信号が、上記セクション1からセクションm-1のそれぞれのデータを繰り返して上記チャンネルmの信号と同一の長さの信号となり、上記チャンネルmからチャンネルnの信号の長さが上記チャンネルmの信号と同一の長さの信号となるように信号を形成するようにしたことを特徴とする請求項23に記載の送受信システム。

【請求項29】 上記多重化手段では、

同期合わせのための同期データと、上記セクション1からセクションnの先頭となるデータが含まれていることを示すフラグデータと、上記セクション1からセクションnまでのデータとを多重化するようにしたことを特徴とする請求項23に記載の送受信システム。

【請求項30】 さらに、多重化された上記信号に変調を施すようにしたことを特徴とする請求項23に記載の送受信システム。

【請求項31】 上記検出手段は、

上記信号に含まれているフラグデータの上記セクション1からセクションnが対応したビット1からビットnを検出することによって、上記セクション1からセクションnのそれぞれの先頭となるデータの有無を検出するようにしたことを特徴とする請求項23に記載の送受信システム。

【請求項32】 上記第2の記録媒体は、

上記コンテンツデータが、上記セクション1からセクションm ($1 < m < n$ 、
 m : 整数) のそれぞれの長さを 1 、 2 、 4 、 \dots 、 $2^{(m-1)}$ となるように分割し、上記セクションmからセクションnのそれぞれの長さを上記セクションmと同一の長さとなるように分割している場合、上記セクション1からセクションmのそれぞれの長さの合計と、上記セクション1の長さとを書き込むことができる容量を備えていることを特徴とする請求項23に記載の送受信システム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、送信側から送信されるデータを、受信側で先頭のデータから直ちに再生することができる送信装置、送信方法、受信装置、受信方法および送受信システムに関する。

【0002】

【従来の技術】

CATV (Cable Television) では、ユーザが要求したコンテンツ、例えば映画のデータを先頭から送信する、いわゆるNOD (Near On Demand) 方式が用いられている。このNOD方式には、図22に示す単チャンネル方式と、図23に

示す多チャンネル方式との2つが一般的である。

【0003】

図22に示す単チャンネル方式の一例では、送信側から1秒のコンテンツを繰り返して送信する方式である。このとき受信側では、最大1秒間待つことによって、コンテンツの先頭から再生することができる。つまり、単チャンネル方式では、受信機を持っているユーザの最大待ち時間は1秒であり、1秒間待てばユーザはコンテンツの先頭から見る／聞くことができるものである。しかしながら、この単チャンネル方式では、10秒のコンテンツの場合、ユーザの最大待ち時間は10となり、30秒のコンテンツの場合、ユーザの最大待ち時間は30秒となる。

【0004】

これに対して、図23に示す多チャンネル方式の一例では、送信側から31秒のコンテンツを繰り返し送信する5つのチャンネル(ch)を設けたものである。この多チャンネル方式では、隣り合うチャンネル間で、送信されるコンテンツの先頭を、 $31\text{秒}/5\text{チャンネル} = 6.2\text{秒}$ ずらして送信するようにしたものである。すなわち、チャンネル数をnとし、コンテンツの長さをL秒とすると、最大待ち時間は、 $L/n\text{秒}$ となる。このとき受信側では、6.2秒の最大待ち時間を経てコンテンツの先頭から再生することができるものである。つまり、多チャンネル方式では、受信機を持っているユーザは、最大6.2秒間待てばコンテンツの先頭から見る／聞くことができるものである。

【0005】

元々NOD方式の技術は、CATVの数チャンネルを使用して放送時間が1時間～2時間程度となるコンテンツ、例えば映画のデータを繰り返し送信し、受信側でチャンネルを選択した後、ユーザは15分の最大待ち時間を経て要求した映画を先頭から見ることができるようにするためのものであった。さらに、このNOD方式には、単方向通信路で済むこと、送信側で複雑な制御が不要なことなどの利点があった。

【0006】

また、チャンネル数を数十以上に増加させ、コンテンツの全長を数分に短縮す

ることによって、数秒の待ち時間でコンテンツの先頭から見る／聞くことができるようにしたものが既に知られている。

【0007】

これら単チャンネル方式および多チャンネル方式の両方式とも、コンテンツのいかなる部分に対しても最大待ち時間は、同一の時間である。例えば、60秒のコンテンツを60チャンネルで送信する場合、1秒間の最大待ち時間を経て先頭も含めコンテンツのいかなる部分へも到達することができる。すなわち、単チャンネル方式および多チャンネル方式は、等速アクセスである。

【0008】

【発明が解決しようとする課題】

しかしながら、これら単チャンネル方式および多チャンネル方式とも、
(待ち時間) × (チャンネル数) = (コンテンツ全長)
の比例関係にあるため、同一コンテンツの最大待ち時間の短縮を図ると、チャンネル数(伝送路の容量)が比例的に増加し、或いはコンテンツ全長が増加し、今までと同一の最大待ち時間とすると、チャンネル数が比例的に増加せざるを得ない問題があった。

【0009】

従って、この発明の目的は、等速性を犠牲にして、チャンネル数を増やすことなく、コンテンツの先頭の最大待ち時間を短縮することができる送信装置、送信方法、受信装置、受信方法および送受信システムを提供することにある。

【0010】

【課題を解決するための手段】

請求項1に記載の発明は、コンテンツデータを送信する送信装置において、1つまたは複数のコンテンツデータが書き込まれている記録媒体と、コンテンツデータを所定の割合でセクション1からセクションnにn(n:整数)分割するときに、分割されたコンテンツデータの後側のセクションの長さに比して先頭側のセクションが短い長さとなるように、セクション1からセクションnを生成するセクション生成手段と、セクション1からセクションnのそれぞれのデータは、チャンネル1からチャンネルnで同一の長さとなるように信号を形成する信号形

成手段と、形成された信号を多重化する多重化手段と、多重化した信号を送信する送信手段とからなることを特徴とする送信装置である。

【0011】

請求項9に記載の発明は、コンテンツデータを送信する送信方法において、1つまたは複数のコンテンツデータが記録媒体に書き込まれ、コンテンツデータを所定の割合でセクション1からセクションnにn（n：整数）分割するときに、分割されたコンテンツデータの後側のセクションの長さに比して先頭側のセクションが短い長さとなるように、セクション1からセクションnを生成し、セクション1からセクションnのそれぞれのデータは、チャンネル1からチャンネルnで同一の長さとなるように信号を形成し、形成された信号を多重化し、多重化した信号を送信するようにしたことを特徴とする送信方法である。

【0012】

請求項17に記載の発明は、1つまたは複数のコンテンツデータが書き込まれている記録媒体と、コンテンツデータを所定の割合でセクション1からセクションnにn（n：整数）分割するときに、分割されたコンテンツデータの後側のセクションの長さに比して先頭側のセクションが短い長さとなるように、セクション1からセクションnを生成するセクション生成手段と、セクション1からセクションnのそれぞれのデータは、チャンネル1からチャンネルnで同一の長さとなるように信号を形成する信号形成手段と、形成された信号を多重化する多重化手段と、多重化した信号を送信する送信手段とからなる送信装置から送信される信号を受信し、再生する受信装置において、受信した信号を分離する分離手段と、分離された信号の中からセクション1からセクションnのそれぞれの先頭となるデータを検出する検出手段と、検出されたセクション1からセクションnのそれぞれの先頭となるデータをチャンネル1からチャンネルnに分けて全て書き込む記録媒体と、セクション1の先頭となるデータが検出され、検出されたセクション1の先頭となるデータからセクション1のデータが記録媒体に書き込まれると共に記録媒体から読み出され、セクション1のデータの読み出しが終了すると、連続するセクション2からセクションnまでのデータを順次記録媒体から読み出す読み出し手段と、読み出されたセクション1からセクションnのデータを再

生する再生手段とからなることを特徴とする受信装置である。

【0013】

請求項20に記載の発明は、1つまたは複数のコンテンツデータが書き込まれている記録媒体と、コンテンツデータを所定の割合でセクション1からセクションnにn（n：整数）分割するときに、分割されたコンテンツデータの後側のセクションの長さに比して先頭側のセクションが短い長さとなるように、セクション1からセクションnを生成するセクション生成手段と、セクション1からセクションnのそれぞれのデータは、チャンネル1からチャンネルnで同一の長さとなるように信号を形成する信号形成手段と、形成された信号を多重化する多重化手段と、多重化した信号を送信する送信手段とからなる送信装置から送信される信号を受信し、再生する受信方法において、受信した信号を分離し、分離された信号の中からセクション1からセクションnのそれぞれの先頭となるデータを検出し、検出されたセクション1からセクションnのそれぞれの先頭となるデータをチャンネル1からチャンネルnに分けて全て書き込み、セクション1の先頭となるデータが検出され、検出されたセクション1の先頭となるデータからセクション1のデータが記録媒体に書き込まれると共に記録媒体から読み出され、セクション1のデータの読み出しが終了すると、連続するセクション2からセクションnまでのデータを順次記録媒体から読み出し、読み出されたセクション1からセクションnのデータを再生するようにしたことを特徴とする受信方法である。

【0014】

請求項23に記載の発明は、コンテンツデータを送信し、送信されたコンテンツデータを受信し、再生する送受信システムにおいて、送信装置は、1つまたは複数のコンテンツデータが書き込まれている第1の記録媒体と、コンテンツデータを所定の割合でセクション1からセクションnにn（n：整数）分割するときに、分割されたコンテンツデータの後側のセクションの長さに比して先頭側のセクションが短い長さとなるように、セクション1からセクションnを生成するセクション生成手段と、セクション1からセクションnのそれぞれのデータは、チャンネル1からチャンネルnで同一の長さとなるように信号を形成する信号形成手段と、形成された信号を多重化する多重化手段と、多重化した信号を送信する

送信手段とを備え、受信装置は、受信した信号を分離する分離手段と、分離された信号の中からセクション1からセクションnのそれぞれの先頭となるデータを検出する検出手段と、検出されたセクション1からセクションnのそれぞれの先頭となるデータをチャンネル1からチャンネルnに分けて全て書き込む第2の記録媒体と、セクション1の先頭となるデータが検出され、検出されたセクション1の先頭となるデータからセクション1のデータが第2の記録媒体に書き込まれると共に第2の記録媒体から読み出され、セクション1のデータの読み出しが終了すると、連続するセクション2からセクションnまでのデータを順次第2の記録媒体から読み出す読み出し手段と、読み出されたセクション1からセクションnのデータを再生する再生手段とを備え、送信装置から伝送路を介して1つまたは複数の受信装置に対して、n分割されたコンテンツデータを送信し、1つまたは複数の受信装置は、受信したコンテンツデータの先頭となるデータを検出すると、それぞれコンテンツデータを再生するようにしたことを特徴とする送受信システムである。

【0015】

送信装置では、記録媒体に1つまたは複数のコンテンツデータが書き込まれている。そのコンテンツデータを所定の割合でセクション1からセクションnにn(n:整数)分割するときに、分割されたコンテンツデータの後側のセクションの長さに比して先頭側のセクションが短い長さとなるように、セクション1からセクションnが生成される。セクション1からセクションnのそれぞれのデータは、チャンネル1からチャンネルnで同一の長さとなるように信号が形成される。形成された信号が多重化され、多重化された信号が送信される。その信号を伝送路を介して受信する1つまたは複数の受信装置では、受信した信号が分離され、分離された信号の中からセクション1からセクションnのそれぞれの先頭となるデータが検出される。検出されたセクション1からセクションnのそれぞれの先頭となるデータがチャンネル1からチャンネルnに分けて全て記録媒体に書き込まれる。セクション1の先頭となるデータが検出され、検出されたセクション1の先頭となるデータからセクション1のデータが第2の記録媒体に書き込まれると共に第2の記録媒体から読み出され、セクション1のデータの読み出しが終

了すると、連続するセクション2からセクションnまでのデータが順次第2の記録媒体から読み出される。読み出されたセクション1からセクションnのデータが再生される。1つまたは複数の受信装置では、受信したコンテンツデータの先頭となるデータを検出すると、それぞれコンテンツデータが再生される。

【0016】

【発明の実施の形態】

以下、この発明の一実施形態について図面を参照して説明する。なお、各図に亘り同じ機能を有するものには、同一の参照符号を付し、説明の重複を避ける。まず、この発明の説明を容易とするために、図1を参照してこの発明が適用される概略を説明する。図1は、一例として開催されている展覧会の一室である。参照符号1で示す展示室には、展示物2が展示されている。展示物2の説明（コンテンツ）は、記憶装置3に予め記憶されている。記憶装置3に記憶される説明は、HDD (Hard Disk Drive) に記憶されるようにしても良いし、取り外し可能な半導体メモリに記憶されるようにしても良い。記憶されている説明は、送信機4によって常に展示室1内に送信されている。

【0017】

ここで、この展覧会の見学者5₁、5₂、5₃、…、5_n（以下、これらを総じて見学者5と称する）には、展示物2の説明を聞くための受信機6₁、6₂、6₃、…、6_n（以下、これらを総じて受信機6と称する）が予め渡されている。

【0018】

この展示室1に、受信機6を持った見学者5が入ると、送信機4から常に送信されている展示物2の説明を受信機6が受信する。受信機6は、受信した説明の先頭から音データとして再生する。このときに、見学者5が展示室1に入って展示物2を見学すると同時に、説明が先頭から再生される。

【0019】

ここで、この一実施形態のシステムの概略を図2を参照して説明する。記憶装置3から予め記憶されている説明（以下、コンテンツと称する）がアナログ音データとして、入力端子11を介して送信機4へ供給される。送信機4では、供給

されたアナログ音データが後述する信号フォーマットに変換され、伝送路12を介して受信機6に送信される。この伝送路12は、一例として送信機4から受信機6へ信号を送信する单方向の伝送路である。図2に示す受信機 6_1 、 6_2 、 6_3 、 \dots 、 6_n には、端子 13_1 、 13_2 、 13_3 、 \dots 、 13_n （以下、これを総じて端子13と称する）が設けられている。

【0020】

この受信機6では、受信した信号の中からコンテンツの先頭を検出し、検出したコンテンツの先頭となる信号から記録媒体に一時的に書き込むと共に読み出す。具体的には、受信した信号がアナログ音データへ変換され、変換されたアナログ音データは、端子13を介して見学者5に聞こえるように、スピーカ、イヤホンまたはヘッドホンなどから出力される。この図2に示すように、この一実施形態では、伝送路12を介して1台の送信機4から複数台（無限台）の受信機6へ送信することができる。

【0021】

送信機4から受信機6へ送信する信号フォーマットを、図3および図4を参照して説明する。まずこの一実施形態では、コンテンツの先頭を再生するまでの最大待ち時間を1秒とする。そのために、コンテンツの先頭から1秒分だけ分割する。以下、コンテンツを分割した部分をセクション（SC）と称し、コンテンツをn分割したときに、そのコンテンツの先頭からセクション1、セクション2、セクション3、 \dots 、セクションnとする。

【0022】

上述したようにコンテンツの最大待ち時間を1秒とするために、コンテンツの先頭から1秒分のデータを分割したセクション1を繰り返し送信するチャンネルを用意する。なおこの一実施形態では、n分割したセクションそれぞれを繰り返し送信するチャンネルを用意するため、n個のチャンネルが必要となる。一例として、セクション1は、チャンネル1で繰り返し送信され、セクション2は、チャンネル2で繰り返し送信される。すなわち、セクションnは、チャンネルnで繰り返し送信される。

【0023】

次に、セクション1以外のセクションでは、最大待ち時間を1秒とする必要はない。ただし、セクション1の再生終了時に、セクション2の先頭が再生可能となるように連続している必要がある。その後のセクションにおいても、前のセクションの再生終了時に、次のセクションの先頭が再生可能となるように連続している必要がある。

【0024】

ここで、説明を容易とするためにセクション1と、セクション1に続いて再生するセクション2とについて説明する。セクション1の開始から終了までは、1秒を要するので、セクション2の先頭は、受信開始後1秒以内に再生可能な状態にされている必要がある。セクション1およびセクション2の先頭時刻が、図3Aに示すように時点 t_1 で同一であるとすれば、セクション2の長さは、最大2秒まで許容される。

【0025】

ここで、時点 t_1 からセクション1の先頭およびセクション2の先頭の受信が開始された場合、セクション1は、記録媒体に書き込むと共に、読み出される。そしてセクション2は、記録媒体に書き込まれる。時点 t_2 でセクション1が終了すると、セクション1に続くセクション2の再生が行われる。このとき、記録媒体に書き込まれたセクション2が読み出され、再生される。このようにして、時点 t_1 からセクション1の受信および再生を行っても、セクション1およびセクション2は、途切れることなく連続して再生することができる。

【0026】

次に、図3Bに示すように時点 t_2 からセクション1の先頭の受信が開始された場合、セクション1は、記録媒体に書き込むと共に、読み出される。そして、この図3Bに示す一例では、時点 t_3 でセクション1が終了するときに、セクション1に続くセクション2の先頭の受信が開始されることが必要となる。すなわち、時点 t_3 までは、セクション1が受信、書き込みおよび読み出しが行われ、時点 t_3 からはセクション2が受信、書き込みおよび読み出しが行われるように、信号フォーマットが形成される必要がある。このようにすることによって、時点 t_2 からセクション1の受信、書き込みおよび読み出しを行った後、セクショ

ン2を途切れることなく連続して再生することができる。

【0027】

従って、時点 t_3 では、セクション2の先頭が受信可能な状態でなければならぬいため、セクション1の時点 t_1 から時点 t_3 までの時間と、セクション2の時間とが一致するので、セクション1の長さが1秒なら、セクション2の長さは、2秒となる。

【0028】

同様に、セクション3、セクション4、……、セクションnのそれぞれの長さを求めることができる。すなわち、セクションm ($1 < m < n$) とセクション $m+1$ の長さの関係は、

$$(\text{セクション } m \text{ の長さ}) \times 2 = (\text{セクション } m+1 \text{ の長さ})$$

となる。従って、セクション3の長さは4秒となり、セクション4の長さは8秒となり、……、セクションnの長さは $2^{(n-1)}$ 秒となる。

【0029】

これらから、チャンネル数をnとし、最大待ち時間を1秒とした場合、コンテンツの長さLは、

【数1】

$$L = \sum_{m=1}^n 2^{(m-1)} \quad (1)$$

となる。

【0030】

具体的に、31秒のコンテンツの一例を図4を参照して説明する。チャンネル数を5とし、最大待ち時間を1秒とした場合、31秒のコンテンツは、1秒：2秒：4秒：8秒：16秒の5つのセクションに分割される。1秒のデータをセクション1とし、2秒のデータをセクション2とし、4秒のデータをセクション3とし、8秒のデータをセクション4とし、16秒のデータをセクション5とする。この一例では、セクション1は、チャンネル1で繰り返し送信され、セクション2は、チャンネル2で繰り返し送信され、セクション3は、チャンネル3で繰

り返し送信され、セクション4は、チャンネル4で繰り返し送信され、セクション5は、チャンネル5で繰り返し送信される。

【0031】

送信機4から送信される信号フォーマットを、このようにすることによって、受信機6は、1秒の最大待ち時間で複数のチャンネルの中からコンテンツの先頭となるチャンネル1（セクション1）を検出することができる。検出されたチャンネル1の先頭から記録媒体に一時的に書き込むと共に、読み出される。

【0032】

ここで、送信機4の内部構成を図5のブロック図を参照して説明する。まず、この送信機4の仕様を説明する。送信機4から送信されるコンテンツは、一例として全長を127秒の音データとする。その音データは、サンプリング周波数を20kHzとし、データ長を16ビットのPCM（Pulse Code Modulation）信号とする。このとき、受信機6側での最大待ち時間を1秒とする。

【0033】

各セクションの構成は、セクション1は1秒のデータとなり、セクション2は2秒のデータとなり、セクション3は4秒のデータとなり、セクション4は8秒のデータとなる。そして、セクション5は16秒のデータとなり、セクション6は32秒のデータとなり、セクション7は64秒のデータとなる。このように合計7つのセクションから構成される。

【0034】

クロック発生回路21は、例えば水晶発振子から構成され、この一例では、20kHzのクロック信号が送信機4全体へ供給される。すなわち、クロック発生回路21は、送信機4全体を司る。上述したように入力端子11を介してアナログ音データが送信機4へ供給される。A/D（アナログ/デジタル）変換回路22では、入力端子11から供給されたアナログ音データがPCM信号へ変換される。すなわち、A/D変換回路22では、アナログ音データがデジタル音データへ変換される。変換されたデジタル音データは、A/D変換回路に22からシフトレジスタ23へ供給される。シフトレジスタ23では、供給されたデジタル音データがシリアル信号からパラレル信号へ変換される。パラレル信号に変換された

デジタル音データは、スイッチ回路25を介して記録媒体24へ供給される。

【0035】

このとき、スイッチ回路30がオンとされている。スイッチ回路30がオンになると、コントローラCPU(Central Processing Unit)32から切換信号がスイッチ回路25へ供給される。スイッチ回路25は、供給された切換信号に応じて端子25Wが選択される。また、コントローラCPU32からアドレスが記録媒体24へ供給される。コントローラCPU32には、図6Aに示すセクションアドレス表と、図6Bに示す7つのアドレスレジスタが記憶されている。コントローラCPU32は、CPUを含んだコントローラから構成され、記録媒体24の書き込みおよび読み出しの切り換えを制御する。

【0036】

図6Aに示すセクションアドレス表には、各セクションの開始セクションBSC1～BSC7と、終了セクションESC1～ESC7とのメモリアドレスが記録されている。記録媒体24には、毎秒20kワードの速度でデジタル音データが書き込まれる。このときの各セクションに必要となるデータ量を算出し、各セクションの開始セクションおよび終了セクションのアドレスを換算した一例を以下に示す。

【0037】

セクション1の開始セクションBSC1のアドレスは0Hであり、終了セクションESC1のアドレスは4E1FHである。セクション2の開始セクションBSC2のアドレスは4E20Hであり、終了セクションESC2のアドレスはEA5FHである。セクション3の開始セクションBSC3のアドレスはEA60Hであり、終了セクションESC3のアドレスは222DFHである。セクション4の開始セクションBSC4のアドレスは222E0Hであり、終了セクションESC4のアドレスは493DFHである。

【0038】

セクション5の開始セクションBSC5のアドレスは493E0Hであり、終了セクションESC5のアドレスは975DFHである。セクション6の開始セクションBSC6のアドレスは975E0Hであり、終了セクションESC6の

アドレスは1339DFHである。セクション7の開始セクションBSC7のアドレスは1339EOHであり、終了セクションESC7のアドレスは26C1DFHである。ここで、アドレスの「H」は、16進数を意味する。また、開始セクションBSCnおよび終了セクションESCnは、22ビットから構成されるので、このセクションアドレス表は、22ビット×14の容量が必要となる。

【0039】

すなわち、スイッチ回路30がオンとされると、記録媒体24には、スイッチ回路25を介して供給されるデジタル音データが毎秒20kワードの速度で図7に示すようにアドレス0Hから26C1DFHまで、順次蓄積される。記録媒体24の容量は、デジタル音データ用に

$$20\text{ kHz} \times 127\text{ 秒} = 2540\text{ kワード}$$

が必要となり、アドレス範囲は、上述したように22ビット(0H~26C1DFH)で表現され、データ幅は16ビットである。この記録媒体24は、半導体メモリから構成されるようにしても良いし、HDDから構成されるようにしても良い。また、この記録媒体24は、送信機4に固定されているものでも良いし、取り外し可能なものであっても良い。

【0040】

ここで、スイッチ回路31がオンとされると、コントローラCPU32から切換信号がスイッチ回路25へ供給される。スイッチ回路25は、供給された切換信号に応じて端子25Rが選択される。また、コントローラCPU32からアドレスが記録媒体24へ供給される。このとき、図6Bに示すコントローラCPU32に記憶されている7つのアドレスレジスタARSC1、ARSC2、…、ARSC7に保持されているアドレスが記録媒体24へ供給される。

【0041】

この一例では、アドレスレジスタARSC1には、開始セクションBSC1のアドレスが与えられ、アドレスレジスタARSC2には、開始セクションBSC2のアドレスが与えられ、アドレスレジスタARSC3には、開始セクションBSC3のアドレスが与えられ、アドレスレジスタARSC4には、開始セクションBSC4のアドレスが与えられる。そして、アドレスレジスタARSC5には

、開始セクションBSC5のアドレスが与えられ、アドレスレジスタARSC6には、開始セクションBSC6のアドレスが与えられ、アドレスレジスタARS C7には、開始セクションBSC7のアドレスが与えられる。

【0042】

コントローラCPU32から供給されるアドレスに応じて記録媒体24に書き込まれたデジタル音データが読み出される。読み出されたデジタル音データは、スイッチ回路25を介してマルチプレクサ26のC端子へ供給される。コントローラCPU32から同期データがマルチプレクサ26のA端子へ供給され、コントローラCPU32からフラグデータがマルチプレクサ26のB端子へ供給され、コントローラCPU32からセレクト信号がマルチプレクサ26の制御端子へ供給される。

【0043】

マルチプレクサ26のA端子に供給される同期データは、図8Aに示すように32ビットから構成され、32ビット全て「1」となるデータである。マルチプレクサ26のB端子に供給されるフラグデータは、図8Bに示すように16ビットから構成され、下位7ビットがセクション開始フラグとされる。一例として、7つのセクション全てが先頭のデータであった場合、ビットB₁～B₇の下位7ビット全て「1」となる。なお、この一例では、ビットB₁は、セクション1とし、ビットB₂は、セクション2とし、ビットB₃は、セクション3とし、ビットB₄は、セクション4とし、ビットB₅は、セクション5とし、ビットB₆は、セクション6とし、ビットB₇は、セクション7とする。従って、セクション1のみが開始となる場合は、ビットB₁のみ「1」となる。マルチプレクサ26のC端子に供給されるデジタル音データは、図8Cに示すように16ビットから構成されるPCM信号であり、FFFFHの使用が禁止される。

【0044】

マルチプレクサ26では、制御端子に供給されるセレクト信号に応じて同期データ、フラグデータおよびデジタル音データが図9に示すような順序となるよう、それぞれのデータが並べ換えられる。すなわち、マルチプレクサ26では、コンテンツの時分割多重が行われる。時分割多重されたデータは、出力端子Yか

らシフトレジスタ27へ供給される。

【0045】

シフトレジスタ27では、供給されたデータがパラレル信号からシリアル信号へ変換される。シリアル信号へ変換されたデータは、変調回路28へ供給される。変調回路28では、上述した伝送路12に適した信号とするために、供給されたシリアル信号のデータに対して変調が施される。変調が施されたデジタル変調信号は、出力端子29を介して伝送路12へ供給される。

【0046】

ここで、図9に示す変調回路28へ供給される伝送信号フォーマットを説明する。1データ32ビットの同期データ（FF FF F F F F F F H）、9ビットの0データと、デジタル音データが各セクションの先頭であることを示す7ビットとから合計16ビットのフラグデータ、16ビットのデジタル音データがセクション1からセクション7まで112ビットの合計160ビットから1フレームが構成される。この1フレームは、シリアル信号のデータとして毎秒20000回送信される。すなわち、1フレームは、 $50 \mu\text{sec}$ で送信されるシリアル信号のデータである。このときの送信速度は、3.2Mbpsとなる。なお、デジタル音データは、上述したように、FF FF F Hを禁止して同期ワードとの区別を保証している。これは、受信時のフレーム単位の識別、各デジタル音データの識別、フラグビットの識別を可能とするためである。

【0047】

ここで、図10に示すフローチャートを参照して送信機4の動作を説明する。ステップS1では、スイッチ回路30およびスイッチ回路31のオン／オフの状態が検出される。スイッチ回路30およびスイッチ回路31の両方ともオフと検出された場合、スイッチ回路30またはスイッチ回路31のどちらか一方がオンとなるまで、ステップS1の制御が繰り返される。スイッチ回路30がオンと検出された場合、すなわち音データを記録媒体24に録音するためのスイッチがオンとなっていることが検出された場合、ステップS12へ制御が移る。スイッチ回路31がオンと検出された場合、すなわち記録媒体24に書き込まれたデジタル音データを送信機4から送信するためのスイッチがオンとなっていることが検

出された場合、ステップS2へ制御が移る。

【0048】

まず、スイッチ回路30のオンが検出された場合を説明する。ステップS12では、コントローラCPU32からの切換信号に応じてスイッチ回路25は端子25Wを選択する。

【0049】

ステップS13では、コントローラCPU32からのアドレスに応じてスイッチ回路25を介して供給されるデジタル音データが記録媒体24に書き込まれる。そして、ステップS1へ制御が戻る。

【0050】

次に、スイッチ回路31のオンが検出された場合を説明する。ステップS2では、セクション1のアドレスレジスタARSC1に、開始セクションBSC1で示すアドレス0Hが設定される。同様に、セクション2～セクション7のアドレスレジスタARSC2～ARSC7に、開始セクションBSC2～BSC7で示すアドレスが設定される。従って、アドレスレジスタARSC2には、4E20Hが保持され、アドレスレジスタARSC3には、EA60Hが保持され、アドレスレジスタARSC4には、222E0Hが保持され、アドレスレジスタARSC5には、493E0Hが保持され、アドレスレジスタARSC6には、975E0Hが保持され、アドレスレジスタARSC7には、1339E0Hが保持される。

【0051】

ステップS3では、フラグデータに007FHが設定される。

ステップS4では、スイッチ回路31のオン／オフの状態が検出される。スイッチ回路31がオフと検出された場合、ステップS1へ制御が戻る。スイッチ回路31がオンと検出された場合、ステップS5へ制御が移る。

【0052】

ステップS5では、FFFFF FFFFの同期データがマルチプレクサ26で選択され、出力される。

ステップS6では、送信の初めは全セクションが先頭なので007FHのフラ

グデータがマルチプレクサ26で選択され、出力される。

【0053】

ステップS7では、アドレスレジスタARSC1に保持されているアドレス0Hからセクション1のデジタル音データが記録媒体24から読み出される。同様に、アドレスレジスタARSC2に保持されているアドレス4E20Hからセクション2のデジタル音データが記録媒体24から読み出される。アドレスレジスタARSC3に保持されているアドレスEA60Hからセクション3のデジタル音データが記録媒体24から読み出される。アドレスレジスタARSC4に保持されているアドレス222E0Hからセクション4のデジタル音データが記録媒体24から読み出される。アドレスレジスタARSC5に保持されているアドレス493E0Hからセクション5のデジタル音データが記録媒体24から読み出される。アドレスレジスタARSC6に保持されているアドレス975E0Hからセクション6のデジタル音データが記録媒体24から読み出される。アドレスレジスタARSC7に保持されているアドレス1339E0Hからセクション7のデジタル音データが記録媒体24から読み出される。読み出されたセクション1～セクション7のデジタル音データは、マルチプレクサ26で選択され、出力される。

【0054】

ステップS8では、アドレスレジスタARSC1に保持されているアドレス0Hがインクリメントされる。すなわち、アドレスレジスタARSC1のアドレスは、1Hとされる。同様に、アドレスレジスタARSC2のアドレスは、4E21Hとされる。アドレスレジスタARSC3のアドレスは、EA61Hとされる。アドレスレジスタARSC4のアドレスは、222E1Hとされる。アドレスレジスタARSC5のアドレスは、493E1Hとされる。アドレスレジスタARSC6のアドレスは、975E1Hとされる。アドレスレジスタARSC7のアドレスは、1339E1Hとされる。

【0055】

ステップS9では、アドレスレジスタARSC1で示すアドレスと、終了セクションESC1に設定されているアドレスとが一致するか否かが判断される。同

様に、ステップS9では、アドレスレジスタARSC2で示すアドレスと、終了セクションESC2に設定されているアドレスとが一致するか否かが判断される。アドレスレジスタARSC3で示すアドレスと、終了セクションESC3に設定されているアドレスとが一致するか否かが判断される。アドレスレジスタARSC4で示すアドレスと、終了セクションESC4に設定されているアドレスとが一致するか否かが判断される。アドレスレジスタARSC5で示すアドレスと、終了セクションESC5に設定されているアドレスとが一致するか否かが判断される。アドレスレジスタARSC6で示すアドレスと、終了セクションESC6に設定されているアドレスとが一致するか否かが判断される。アドレスレジスタARSC7で示すアドレスと、終了セクションESC7に設定されているアドレスとが一致するか否かが判断される。

【0056】

すなわち、このステップS9では、セクション1～セクション7の何れか1つでも記録媒体24から全て読み出されたか否かが判断される。セクション1～セクション7のデジタル音データの何れか1つでも記録媒体24から全てが読み出されたと判断されると、ステップS10へ制御が移り、記録媒体24から全てのセクション1～セクション7のデジタル音データが未だ全て読み出されていないと判断されると、ステップS14へ制御が移る。

【0057】

全てのセクション1～セクション7のデジタル音データが未だ全て読み出されていない場合を説明する。ステップS14では、フラグデータが0000Hに設定される。そして、ステップS4へ制御が戻る。

【0058】

セクション1～セクション7のデジタル音データの何れか1つでも全て読み出された場合を説明する。ステップS10では、全て読み出されたセクションのアドレスレジスタが終了セクションのアドレスとなっているので、該アドレスレジスタを開始セクションのアドレスへ設定が戻される。ステップS11では、全て読み出されたセクションに該当するフラグデータのビットBnが「1」とされる。すなわち、このフラグデータは、次のフレームに用いられるため、フラグデータ

タのビット $B_1 \sim B_7$ の何れかが 1 となっている場合、1 となっているビット B_n に該当するセクションの先頭のデータがこのフレームにあることを表している。

【0059】

一例として、フラグデータは、以下のように変化する。

0 0 7 F H → 0 0 0 0 H → 0 0 0 1 H → 0 0 0 0 H → 0 0 0 3 H → 0 0 0 0 H → 0 0 0
 1 H → 0 0 0 0 H → 0 0 0 7 H → 0 0 0 0 H → 0 0 0 1 H → 0 0 0 0 H → 0 0 0 3 H →
 0 0 0 0 H → 0 0 0 1 H → 0 0 0 0 H → 0 0 0 F H → 0 0 0 0 H → 0 0 0 1 H → 0 0 0
 0 H → 0 0 0 3 H → 0 0 0 0 H → 0 0 0 1 H → 0 0 0 0 H → 0 0 0 7 H → 0 0 0 0 H →
 0 0 0 1 H → 0 0 0 0 H → 0 0 0 3 H → 0 0 0 0 H → 0 0 0 1 H → 0 0 0 0 H → 0 0 1
 F H → 0 0 0 0 H → 0 0 0 1 H → 0 0 0 0 H → 0 0 0 3 H → 0 0 0 0 H → 0 0 0 1 H →
 0 0 0 0 H → 0 0 0 7 H → 0 0 0 0 H → 0 0 0 1 H → 0 0 0 0 H → 0 0 0 3 H → 0 0 0
 0 H → 0 0 0 1 H → 0 0 0 0 H → 0 0 0 F H → 0 0 0 0 H → 0 0 0 1 H → 0 0 0 0 H →
 0 0 0 3 H → 0 0 0 0 H → 0 0 0 1 H → 0 0 0 0 H → 0 0 0 7 H → 0 0 0 0 H → 0 0 0
 1 H → 0 0 0 0 H → 0 0 0 3 H → 0 0 0 0 H → 0 0 0 1 H → 0 0 0 0 H → 0 0 3 F H →
 0 0 0 0 H → 0 0 0 1 H → 0 0 0 0 H → 0 0 0 3 H → 0 0 0 0 H → 0 0 0 1 H → 0 0 0
 0 H → 0 0 0 7 H → 0 0 0 0 H → 0 0 0 1 H → 0 0 0 0 H → 0 0 0 3 H → 0 0 0 0 H →
 0 0 0 1 H → 0 0 0 0 H → 0 0 0 F H → 0 0 0 0 H → 0 0 0 1 H → 0 0 0 0 H → 0 0 0
 3 H → 0 0 0 0 H → 0 0 0 1 H → 0 0 0 0 H → 0 0 0 7 H → 0 0 0 0 H → 0 0 0 1 H →
 0 0 0 0 H → 0 0 0 3 H → 0 0 0 0 H → 0 0 0 1 H → 0 0 0 0 H → 0 0 1 F H → 0 0 0
 0 H → 0 0 0 1 H → 0 0 0 0 H → 0 0 0 3 H → 0 0 0 0 H → 0 0 0 1 H → 0 0 0 0 H →
 0 0 0 7 H → 0 0 0 0 H → 0 0 0 1 H → 0 0 0 0 H → 0 0 0 3 H → 0 0 0 0 H → 0 0 0
 1 H → 0 0 0 0 H → 0 0 0 F H → 0 0 0 0 H → 0 0 0 1 H → 0 0 0 0 H → 0 0 0 3 H →
 0 0 0 0 H → 0 0 0 1 H → 0 0 0 0 H → 0 0 0 7 H → 0 0 0 0 H → 0 0 0 1 H → 0 0 0
 0 H → 0 0 0 3 H → 0 0 0 0 H → 0 0 0 1 H → 0 0 0 0 H → 0 0 7 F H →

【0060】

ここで、受信機 6 の内部構成を図 11 のブロック図を参照して説明する。入力端子 4 1 には、送信機 4 から送信されたデジタル変調信号が伝送路 1 2 を介して供給される。まず復調回路 4 2 において、供給されたデジタル変調信号が復調される。すなわち、この復調回路 4 2 において、デジタル変調信号が上述の図 9 に

示す伝送信号フォーマットのビット列に復調される。復調された伝送信号フォーマットは、シフトレジスタ43およびPLL(Phase-Locked Loop)回路47へ供給される。

【0061】

PLL回路47では、供給された伝送信号フォーマットから受信信号周期に同期したクロックが生成される。生成されたクロックは、システムクロックとしてPLL回路47から導出される端子48を介して受信機6の各部に供給される。

【0062】

シフトレジスタ43では、供給された伝送信号フォーマットが並列化される。すなわち、このシフトレジスタ43では、図9に示す伝送信号フォーマットからセクション1～セクション7のデジタル音データは、16ビットのデジタル音データへ変換される。変換されたデジタル音データは、メモリ44のIN端子へ供給される。このとき、伝送信号フォーマットから得られる同期データおよびフラグデータの下位7ビットは、コントローラCPU51へ供給される。

【0063】

コントローラCPU51は、メモリ44へのデジタル音データの書き込みおよび／または読み出しを制御するCPUを含んだコントローラである。このコントローラCPU51には、送信機4のコントローラCPU32と同様の図6Aに示すセクションアドレス表（開始セクションBSC1～BSC7、終了セクションESC1～ESC7）と、図12Aに示す書き込みアドレスレジスタAR1～AR7と、図12Bに示す書き込み許可フラグWE1～WE7と、図12Cに示す途中遮断フラグFSと、図12Dに示す読み出し許可フラグREと、図12Eに示す読み出しアドレスレジスタARRとが予め用意されている。

【0064】

また、コントローラCPU51には、スイッチ回路49および50が設けられている。スイッチ回路49は、受信開始スイッチとして用いられる。このスイッチ回路49がオンとなると、受信機6は受信が開始され、オフとなると、受信機6の受信が停止される。スイッチ回路50は、この受信機6から音を出力するか否か、すなわちポーズスイッチとして用いられる。このスイッチ回路50がオン

となると、コントローラCPU51からミュート信号がD/A変換回路46へ供給される。D/A変換回路46は、ミュート信号がコントローラCPU51から供給されている間、アナログ音データの出力を停止する。

【0065】

書き込みアドレスレジスタARnは、22ビットから構成されるので、22ビット×7の容量が必要となる。書き込み許可フラグWEnは、1ビットから構成されるので、1ビット×7の容量が必要となる。途中遮断フラグFSおよび読み出し許可フラグREは、1ビットから構成され、読み出しアドレスレジスタARRは、22ビットから構成される。

【0066】

スイッチ回路49がオンとなると、コントローラCPU51から書き込みパルスがメモリ44のWE端子へ供給され、書き込みアドレスARnがメモリ44のADD_{IN}端子へ供給され、読み出しパルスがメモリ44のRE端子へ供給され、読み出しアドレスARRがメモリ44のADD_{OUT}端子へ供給される。

【0067】

メモリ44は、各セクションのデジタル音データを連続音として再生するための2ポートのバッファメモリであり、書き込みおよび／または読み出しを独立または並列に行うことができるものである。具体的には、デジタル音データは、コントローラCPU51から供給される書き込みパルスと、書き込みアドレスとに基づいてIN側のポートから書き込まれ、コントローラCPU51から供給される読み出しパルスと、読み出しアドレスとに基づいてOUT側のポートから読み出される。このメモリ44の容量は2540kワードであり、そのデータ幅は16ビットである。このメモリ44は、一例としてVRAM (Video Random Access Memory) から構成されるようにしても良い。すなわち、メモリ44は、多重書き込みが可能なものであれば、どのようなものであっても良い。メモリ44から読み出されたデジタル音データは、シフトレジスタ45へ供給される。

【0068】

シフトレジスタ45では、パラレル信号として読み出されたデジタル音データがシリアル信号に変換される。シリアル信号に変換されたデジタル音データは、

シフトレジスタ45からD/A（デジタル/アナログ）変換回路46へ供給される。

【0069】

D/A変換回路46では、供給されたデジタル音データがアナログ音データへ変換される。変換されたアナログ音データは、端子13を介してイヤホン、ヘッドホンまたはスピーカなどを用いて音として出力される。

【0070】

この受信機6の制御を図13に示すフローチャートを参照して説明する。ステップS21では、コントローラCPU51に用意されている全レジスタ、すなわち上述した書き込みアドレスレジスタAR1～AR7（図12A）のそれぞれのアドレスと、読み出しアドレスレジスタARR（図12E）のアドレスとが0に設定される。

【0071】

ステップS22では、スイッチ回路49の状態が検出される。検出結果からスイッチ回路49がオンの場合、ステップS23へ制御が移り、受信が開始される。また、検出結果からスイッチ回路49がオフの場合、スイッチ回路49がオンとなるまで、このステップS2の制御が繰り返される。また、上述したように図9に示すフレーム単位で信号が供給（受信）される。

【0072】

ステップS23では、受信したフレームが途中で遮断されているか否かが判断される。途中で遮断されている場合、ステップS41へ制御が移り、途中で遮断されていない場合、ステップS24へ制御が移る。

【0073】

ステップS41では、読み出し許可フラグREが1か否かが判断される。読み出し許可フラグREが1の場合、ステップS42へ制御が移り、読み出し許可フラグREが0の場合、ステップS43へ制御が移る。

【0074】

ステップS42では、途中遮断フラグFSが1に設定される。

ステップS43では、書き込み許可フラグWE1～WE7と、書き込みアドレ

スレジスタAR1～AR7と、読み出し許可フラグREとに0が設定される。そして、ステップS23へ制御が移る。

【0075】

ステップS24では、遮断されずに受信したフレームから同期データが検出される。同期データは、上述の図8Aに示すようにFFFFFFFHとなるので、この実施形態では、1が32個連續して検出された場合、同期データが検出されたと判断する。同期データが検出された場合、ステップS25へ制御が移り、同期データが検出されない場合、ステップS25へ制御が移る。

【0076】

ステップS25では、遮断されずに受信したフレームからフラグデータが検出され、検出されたフラグデータのビットB₁～B₇の中で1になっているビットが有るか否かが判断される。すなわち、ステップS25では、このフレームにセクションの先頭となるデータが有るか否かが判断される。そして、ビットB₁～B₇の中に1がない場合、このフレームには、セクションの先頭となるデータが存在しないことになる。このフラグデータは、図9に示すように同期データに連續するデータなので、この実施形態では、1が32個続いた次の0から16個のデータがフラグデータと判断する。ビットB₁～B₇の中に1となるビットがある場合、ステップS26へ制御が移り、全て0の場合、ステップS28へ制御が移る。

【0077】

ステップS26では、読み出し許可フラグREが1に設定される。

ステップS27では、フラグデータのビットB₁～B₇の中で1とされているビットに該当するセクションとなる書き込みアドレスレジスタARiに開始セクションBSCiが設定され、さらに書き込み許可フラグWEiに1が設定される。

【0078】

例えば、フラグデータのビットB₁が1とされている場合、書き込みアドレスレジスタAR1に開始セクションBSC1のアドレス0Hが設定される。フラグデータのビットB₂が1とされている場合、書き込みアドレスレジスタAR2に開始セクションBSC2のアドレス4E20Hが設定される。フラグデータのビットB₃が1とされている場合、書き込みアドレスレジスタAR3に開始セクシ

ヨンBSC3のアドレスEA60Hが設定される。フラグデータのビットB₄が1とされている場合、書き込みアドレスレジスタAR4に開始セクションBSC4のアドレス222E0Hが設定される。フラグデータのビットB₅が1とされている場合、書き込みアドレスレジスタAR5に開始セクションBSC5のアドレス493E0Hが設定される。フラグデータのビットB₆が1とされている場合、書き込みアドレスレジスタAR6に開始セクションBSC6のアドレス975E0Hが設定される。フラグデータのビットB₇が1とされている場合、書き込みアドレスレジスタAR7に開始セクションBSC7のアドレス1339E0Hが設定される。

【0079】

ステップS28では、書き込み許可フラグWEiが1となったセクションがメモリ44に書き込まれる。そして、セクションの書き込みが終了すると、書き込みアドレスレジスタARiのアドレスがインクリメントされる。例えば、書き込みアドレスレジスタAR1のアドレスは、1Hとされる。書き込みアドレスレジスタAR2のアドレスは、4E21Hとされる。書き込みアドレスレジスタAR3のアドレスは、EA61Hとされる。書き込みアドレスレジスタAR4のアドレスは、222E1Hとされる。書き込みアドレスレジスタAR5のアドレスは、493E1Hとされる。書き込みアドレスレジスタAR6のアドレスは、975E1Hとされる。書き込みアドレスレジスタAR7のアドレスは、1339E1Hとされる。

【0080】

ステップS29では、信号の途中に遮断が有ったか否かが、途中遮断フラグFSが1か否かで判断される。途中遮断フラグFSが1と判断された場合、信号の途中に遮断が有ったと判断され、ステップS30へ制御が移り、途中遮断フラグFSが0と判断された場合、ステップS32へ制御が移る。

【0081】

ステップS30では、読み出しアドレスレジスタARRで保持されているアドレスと、書き込みアドレスレジスタARjで保持されているアドレスとが一致するか否かが判断される。読み出しアドレスレジスタARRで保持されているアド

レスと、書き込みアドレスレジスタA R j で保持されているアドレスとが一致すると判断された場合、ステップS 3 1へ制御が移り、一致しないと判断された場合、ステップS 3 8へ制御が移る。

【0082】

ステップS 3 1では、途中遮断フラグF Sに0が設定される。

ステップS 3 2では、読み出し許可フラグR Eが1か否かが判断される。読み出し許可フラグR Eが1と判断された場合、ステップS 3 3へ制御が移り、読み出し許可フラグR Eが0と判断された場合、ステップS 3 8へ制御が移る。

【0083】

ステップS 3 3では、スイッチ回路5 0の状態が検出される。検出結果からスイッチ回路5 0がオンとなる場合、ステップS 3 8へ制御が移り、音の出力が停止されポーズ状態となる。また、検出結果からスイッチ回路5 0がオフの場合、ステップS 3 4へ制御が移る。読み出し途中でポーズスイッチとなるスイッチ回路5 0がオンとされると、読み出しを停止し、スイッチ回路5 0がオフとされた後、読み出し停止アドレスから読み出しが再会される。

【0084】

ステップS 3 4では、メモリ4 4からデジタル音データが読み出され、シフトレジスタ4 5へ供給される。

ステップS 3 5では、読み出しアドレスレジスタA R Rで保持されているアドレスがインクリメントされる。

【0085】

ステップS 3 6では、読み出しアドレスレジスタA R Rで保持されているアドレスと、読み出されているセクションの終了セクションE S C jに設定されているアドレスとが一致するか否かが判断される。読み出しアドレスレジスタA R Rで保持されているアドレスと、終了セクションE S C jに設定されているアドレスとが一致する場合、ステップS 3 7へ制御が移り、一致しない場合、ステップS 3 8へ制御が移る。

【0086】

ステップS 3 7では、読み出されたデジタル音データの順序に従って、続くセ

クションを読み出すために、 j の値がインクリメントされ、読み出しアドレスレジスタ A R R に続くセクションの開始セクション B S C j のアドレスが設定される。すなわち、セクション 1 が読み出された場合、セクション 2 の開始セクション B S C 2 のアドレス 4 E 2 0 H が読み出しアドレスレジスタ A R R に設定される。このようにして、アドレス 0 H から 2 6 C 1 D F H まで連続的に読み出される。また、読み出しアドレスが 2 6 C 1 D F H に達した場合、読み出しを停止する。

【0087】

ステップ S 3 8 では、書き込みアドレスレジスタ A R i で保持されているアドレスと、該当するセクションの終了セクション E S C i に設定されているアドレスとが一致するか否かが判断される。すなわち、セクションの書き込みが終了した否かが判断される。書き込みアドレスレジスタ A R i のアドレスと、終了セクション E S C i のアドレスとが一致した場合、ステップ S 3 9 へ制御が移り、一致しなかった場合、ステップ S 2 3 へ制御が移る。

【0088】

ステップ S 3 9 では、書き込みが終了したセクションの書き込み許可フラグ W E i が 0 に設定される。そして、ステップ S 2 2 へ制御が移る。

【0089】

このように、このフローチャートでは、復調回路 4 2 から得られたビット列は、シフトレジスタ 4 3 でパラレル信号へ変換され、同期データおよびフラグデータがコントローラ C P U 5 1 へ供給され、監視される。そして、フラグデータのビット B_1 ~ B_7 が 1 となったら、それぞれのセクションがメモリ 4 4 に書き込まれる。そして、セクションが完全に書き込まれると、書き込まれたセクション毎にその書き込みが停止される。

【0090】

また、この実施形態では、メモリ 4 4 へデジタル音データが書き込まれると同時に、読み出しが行われる。読み出されたデジタル音データは、シフトレジスタ 4 5 において、シリアル信号へ変換された後、D/A 変換回路 4 6 でアナログ信号へ変換され、アナログ音データとして出力される。

【0091】

ここで、全セクションの書き込みが完了する前に伝送路12が予期せぬ遮断に遭遇した場合の処理の一例を図14を参照して説明する。この図14は、セクション4の時点 t_1 を再生中に伝送路12の遮断が発生した一例である。時点 t_1 において、メモリ44からデジタル音データが読み出され、読み出されたデジタル音データの再生中に伝送路12の遮断が発生したとする。時点 t_2 において、書き込みおよび再生が停止され、遮断される。このように、直ちにメモリ44からの読み出しを停止し、その時の全セクションの読み出しアドレスレジスタのアドレスおよび書き込みアドレスレジスタAR1～AR7のアドレスが保持される。

【0092】

時点 t_3 において、遮断が解除される。そして、遮断が解除された後、遮断によって読み出しの途中となったセクションの先頭を再度受信するまで待つ。この一例では、セクション4先頭を受信するまで待つ。時点 t_4 において、セクション4およびセクション5の先頭が受信され、セクション4およびセクション5の書き込みが再開される。遮断が発生したセクション4の書き込みアドレスレジスタAR4のアドレスとなる時点 t_5 において、メモリ44からデジタル音データの読み出しおよび読み出されたデジタル音データの再生が開始される。そして、時点 t_6 において、セクション6の書き込みが再開され、時点 t_7 において、セクション7の書き込みが再開される。

【0093】

このようにして、伝送路12の遮断時に中断した位置から再生が再開され、以後コンテンツ終了まで再生が保証される。

【0094】

ここで、信号フォーマットの他の実施形態を図15を参照して説明する。上述の実施形態に用いられた信号フォーマットは、127秒のコンテンツを最大待ち時間1秒として、セクション1～セクション7に分割したものである。その結果、最後のセクション、すなわちセクション7の長さは、64秒となっている。127秒より長いコンテンツの場合、さらに128秒の長さのセクション8、さら

に256秒の長さのセクション9、・・・などを用意するようにしても良いが、セクション7以降のセクションは、図15に示すように、セクション7と同様に64秒の長さ、すなわち固定長とするようにしても良い。すなわち、9つのチャンネルを使用してチャンネル8には64秒の長さのセクション8が送信され、チャンネル9には64秒の長さのセクション9が送信される。このとき、コンテンツの長さLは、255秒となる。このように信号フォーマットを変えても上述した送信機4および受信機6の基本動作を全く変更せず使用することができる。

【0095】

ここで、半導体メモリを上述した記録媒体24として用いた一例を図16を参照して説明する。記録媒体24として着脱可能な半導体メモリ61を使用することができる。この半導体メモリ61は、レコーダ62に装着される。レコーダ62では、装着された半導体メモリ61に対して、デジタル音データが記録／再生される。レコーダ62には、一例としてイヤホン63が設けられている。例えば、標準フォーマットでデジタル音データが記録されている半導体メモリ61を送信機4'に装着させる。送信機4'では、上述の方法にしたがって装着された半導体メモリ61からデジタル音データの読み出し処理のみが実行され、伝送路12を介して受信機6₁、6₂、6₃、・・・に送信することができる。受信機6₁、6₂、6₃、・・・には、イヤホン64₁、64₂、64₃、・・・が設けられている。このように、個人ユーザ向けにフォーマットされた半導体メモリを、多人数向けのシステムのソースとして、記録されているデジタル音データに何ら処理を施すことなく使用することができる。

【0096】

次に、HDD (Hard Disk Drive) を上述した記録媒体24として用いた一例を図17を参照して説明する。記録媒体24としてHDDを使用することができる。上述の半導体メモリ61に比べてHDDは、容量は大きいが速度、特にヘッドのシークを伴うランダムアクセス時の速度が著しく劣る。HDDを使用する場合、この点を考慮する必要がある。

【0097】

図4に示す信号フォーマットまたは図9に示す伝送信号フォーマットに従った

データをHDDに予め記録する。図17Aに示すように最大の長さとなるセクション7(64秒)に長さを合わせるように、その他のセクション1～セクション6は、データを書き込む。すなわち、セクション1～セクション7が全て64秒となるようにデータが書き込まれる。

【0098】

具体的には、セクション1は長さが1秒なので、64個のセクション1がHDDに書き込まれる。セクション2は長さが2秒なので、32個のセクション2がHDDに書き込まれる。セクション3は長さが4秒なので、16個のセクション2がHDDに書き込まれる。セクション4は長さが8秒なので、8個のセクション2がHDDに書き込まれる。セクション5は長さが16秒なので、4個のセクション2がHDDに書き込まれる。セクション6は長さが32秒なので、2個のセクション2がHDDに書き込まれる。セクション7は長さが64秒なので、1個のセクション2がHDDに書き込まれる。図17Bに示すようにHDDのトラックに合わせてセクション1～セクション7は、書き込まれる。

【0099】

このようにHDDにデータを書き込むことによって、HDDからのデータの読み出しは連続しているので、ヘッドは隣接トラックに移動するのみで済み、HDDの弱点であったランダムアクセスのシーク時間を抑えることができる。しかしながら、データ量は、冗長になり、127秒の長さのコンテンツに対して64秒×7セクション=448秒のデータ、すなわち元のデータの約3.53倍のデータ量となる。

【0100】

ここで、図17Cに示すように20本の127秒の長さのコンテンツをHDDに書き込むための容量を計算する。

$$64\text{秒} \times 7 \times 20\text{本} = 8960\text{秒}$$

$$8960\text{秒} \times 20\text{kHz} = 179.2\text{Mワード}$$

$179.2\text{Mワード} \times 16\text{ビット} \div 8\text{ビット} = 358.4\text{Mバイト}$
すなわち、少なくとも358.4Mバイトの容量は必要となる。

【0101】

このときの読み出し速度は、

$$3. 2 \text{ Mbps} \times 20 \text{ 本} = 57. 6 \text{ Mbps}$$

となり、20本それぞれのコンテンツの最大待ち時間は1秒となる。

【0102】

また、ヘッドが所定データ領域の端に到達後に始点まで戻るシーク時間を避けるため記録面の切換で済むような記録フォーマットの工夫がより効果的である。例えば、図17Dに示すようにまず、時点 t_{11} からA面のセクタ1、セクタ2、セクタ3、・・・、セクタ n が読み出され、セクタ n が読み出された後の時点 t_{12} 以降は、B面のセクタ n 、セクタ $n-1$ 、セクタ $n-2$ 、・・・が読み出される。すなわち、時点 t_{11} からA面の外側から内側へ順次読み出し、A面から全て読み出された時点 t_{12} 以降は、B面の内側から外側へ順次読み出すようにデータが記録されているようにする。

【0103】

ここで、ネットワークを上述した伝送路12として用いた一例を図18を参照して説明する。コンテンツサーバ71には、複数のコンテンツが蓄積されている。またコンテンツサーバ71には、ネットワーク72と接続可能なルータなどから構成される通信インターフェース（図示なし）が設けられている。ネットワーク71は、例えばインターネットである。送信機 4_1 、 4_2 、 4_3 、・・・、 4_n （以下、総じて送信機4と称する）は、通信機能を有しており、ネットワーク72に接続可能とされている。

【0104】

この一例では、送信機4から所望のコンテンツの要求があると、要求あったコンテンツがネットワーク72を介してコンテンツサーバ71から送信機4へ供給される。供給されたコンテンツは、送信機4の中の記録媒体24へ書き込まれる。

【0105】

コンテンツサーバ71に蓄積されているコンテンツは、分割されずにコンテンツサーバ71に蓄積されていても良いし、図4に示す各セクションに分割された信号フォーマットとしてコンテンツサーバ71に蓄積されていても良いし、図9

に示す伝送信号フォーマットとしてコンテンツサーバ71に蓄積されていても良い。

【0106】

送信機4のネットワーク72への接続は、電話回線を利用して良いし、CATV (Cable Television) のネットワークサービスや携帯電話のネットワークサービスなどを利用して良い。勿論、専用回線または衛星回線を用いても良い。また、コンテンツサーバ71と送信機4とを直接接続するようにしても良い。このとき、電話回線を利用して良いし、CATV (Cable Television) のネットワークサービスや携帯電話のネットワークサービスなどを利用して良い。勿論、専用回線または衛星回線を用いても良い。すなわち、所望のコンテンツを伝送できる伝送路であれば、有線および無線の形態を問うものではない。

【0107】

このようにすることによって、コンテンツの内容の動的な変更や、多数の送信機4のコンテンツの一元的な管理が可能となる。

【0108】

また、音データ以外に映像データを送信する場合、PCM信号へ変換するのではなく、MPEG (Moving Picture Experts Group) 信号またはG***に規定される規格に従って画像が符号化される。一例として、2時間の全長を6MbpsのMPEG2 (Moving Picture Experts Group phase 2) で符号化した映像データを、7つのセクションを使用して送信する。このときの最大待ち時間を56秒とし、映像データが記録されているHDDからの読み出し速度を42Mbpsとする。この映像データを記録するためには、 $5.4\text{G}\text{バイト} \times 3.53 = \text{約}19\text{G}\text{バイト}$ の容量が少なくともHDDに必要となる。

【0109】

さらに、全長120秒のコンテンツを8つのセクションで送信する場合、従来であれば最大待ち時間が約15秒となるが、この実施形態を適用すれば最大待ち時間を約0.5秒とすることができます。すなわち、最大待ち時間を約1/30に短縮することができる。また、全長2時間の映像データをMPEG2で6Mbpsに符号化し、最大待ち時間を0.88秒とする場合、従来であれば8192セク

ション (4.8 Gbps) 必要であったが、この実施形態を適用すれば 13 セクション (7.8 Mbps) で実現することができる。すなわち、伝送路の容量を約 1/630 に減少させることができる。

【0110】

音データを G729 に従って符号化した場合、全長 127 秒のコンテンツ 53 個を 8 kbps で符号化し、1 つのコンテンツを送信するために 7 つのセクションを使用する。このときのコンテンツ 1 つの最大待ち時間を 1 秒とし、記録媒体には 6.7 M バイトの容量を必要とする。そして、送信機 4 から受信機 6 への伝送速度は、3 Mbps となるので、伝送手段として赤外線を利用することができる。

【0111】

この一例では、送信機 4 からコンテンツサーバ 71 へ所望のコンテンツの要求を送信しているが、コンテンツサーバ 71 に蓄積されているコンテンツが新しいコンテンツへ更新される毎に当該新しいコンテンツをコンテンツサーバ 71 から送信機 4 へ送信するようにしても良い。

【0112】

ここで、赤外線を上述した伝送路 12 に用いた一例を図 19 を参照して説明する。入力端子 81 には、送信機 4 から赤外線で送信されたデジタル変調信号が伝送路 12 を介して供給される。入力端子 81 から供給されたデジタル変調信号は、增幅回路 82 へ供給される。增幅回路 82 では、増幅されたデジタル変調信号が所定のレベルを超える場合、OR ゲート 88 の第 1 の入力端へハイレベルの信号が供給され、所定のレベルを超えない場合、OR ゲート 88 の第 1 の入力端へローレベルの信号が供給される。増幅されたデジタル変調信号は、復調回路 83 へ供給される。

【0113】

復調回路 83 において、供給されたデジタル変調信号が復調される。すなわち、この復調回路 83 において、デジタル変調信号が上述の図 9 に示す伝送信号フォーマットのビット列に復調される。復調された伝送信号フォーマットは、エラー訂正回路 84 へ供給される。

【0114】

エラー訂正回路84では、供給された伝送信号フォーマットのエラー訂正が行われる。そのとき、エラー訂正回路84では、エラー率が求められ、求められたエラー率が所定値以下となる場合、ORゲート88の第2の入力端へハイレベルの信号が供給され、所定値を超える場合、ORゲート88の第2の入力端へローレベルの信号が供給される。エラー訂正が施された伝送信号フォーマットは、出力端子85を介してシフトレジスタ43およびPLL回路47へ供給される。

【0115】

また、ORゲート88の第3の入力端には、スイッチ回路49のオン／オフに応じてハイレベル／ローレベルが供給される。一例として、スイッチ回路49から導出されている端子86には、ハイレベルとなる信号が供給される。従って、スイッチ回路49がオンとされると、ハイレベルの信号がORゲート88の第3の入力端へ供給され、スイッチ回路49がオフとされると、ローレベルの信号がORゲート88の第3の入力端へ供給される。ORゲート88の入力端へ供給される增幅回路82からの信号と、エラー訂正回路84からの信号と、スイッチ回路49からの信号との中の何れか1つでもハイレベルとなる場合、ORゲート88の出力端からは、ハイレベルとなる信号が出力端子89を介して出力される。出力端子89からハイレベルの信号が出力されると、上述のデジタル音データの受信処理の制御が行われる。

【0116】

このように、伝送路12に赤外線を使用することによって、受信開始スイッチとして用いられるスイッチ回路49のオン／オフを、受信信号自体の有無で代用することができる。例えば、受信信号の強度が一定値以上となる場合、または受信エラー率が一定値以下となる場合、にスイッチ回路49をオンとするのと同等の制御を行うことができる。

【0117】

これによって、送信機4から赤外線が輻射されている範囲内に受信機6を持っているユーザが進入すると、自動的に送信されているデータの再生を始めることができる。

【0118】

また、複数の送信機4が設置されている部屋において、受信機6を所望の送信機4の方向へ向けることによって、所望の送信機4から送信されているデータの再生を自動的に始めることができる。

【0119】

ここで、メモリ44の他の例を図20を参照して説明する。まず、セクション1を上位セクションと称し、それに連続するセクションを下位セクションと称する。すなわち、セクション1～セクション3は、セクション4の上位セクションであり、セクション5～セクション8はセクション4の下位セクションとなる。従って、最上位セクションはセクション1であり、最下位セクションはセクション8である。

【0120】

コンテンツの再生は、セクション1の読み出しから始まって連続する下位セクションへと順次再生が移る。下位セクションが読み出されているときには、上位セクションは既に読み出されている。そのため、上位セクションが書き込まれた領域に、これから読み出されるデータが書き込まれても何ら問題はない。従って、既に読み出された上位セクションが書き込まれていた領域（以下、使用済み領域と称する）に下位セクションのデータを書き込むことができる。このように、使用済み領域に下位セクションのデータを次々と重ね書きすることによって、いわゆるリングバッファとなるような書き込み／読み出しの制御を行うことができる。このようなリングバッファとすることによって、メモリ44の容量を最小化することができる。すなわち、メモリ44の容量は、上述ではコンテンツの全長としたが、メモリ44をリングバッファとすることによってコンテンツの全長以下とすることができます。

【0121】

このリングバッファに書き込まれる各セクションの一例を図20Aに示す。この図20Aに示すセクションの構成は、上述した図15に示す信号フォーマットの他の実施形態と略々同じものである。この図20Aに示す信号フォーマットは、8つのセクションから構成され、セクション1からセクション5までは、直前

の上位セクションの2倍の長さとし、セクション6からセクション8は、セクション5と同じ長さとしたものである。リングバッファで、この信号フォーマットの書き込み／読み出しを行う場合、図20Bに示すようにセクション1の容量と、セクション1からセクション4までの容量とを加算した容量のメモリを用意すれば良い。すなわち、セクション5からセクション8までの容量が不要となる。

【0122】

ここで、最下位セクションと同じ長さとなるセクション5からセクション8を標準セクションとし、標準セクションを除いた直前の上位セクションの2倍の長さとなる関係を保持しているセクション1からセクション4までを加速セクションとすると、メモリ44の容量の最小化は、

加速セクション+最上位セクション（セクション1）
となる。

【0123】

このとき、図20Bに示すようにセクション1の開始セクションBSC1に設定されるアドレスは位置P2となり、セクション2の開始セクションBSC2に設定されるアドレスは位置P3となり、セクション3の開始セクションBSC3に設定されるアドレスは位置P4となり、セクション4の開始セクションBSC4に設定されるアドレスは位置P5となる。そして、セクション5の開始セクションBSC5に設定されるアドレスは位置P1となり、セクション6の開始セクションBSC6に設定されるアドレスは位置P1となり、セクション7の開始セクションBSC7に設定されるアドレスは位置P1となり、セクション8の開始セクションBSC8に設定されるアドレスは位置P1となる。このとき、メモリ44の位置P1から書き込まれるセクション5～セクション8は、上位のセクションの書き込み後に連続するセクションの書き込みを行わなければならない。すなわち、セクション5の書き込み後にセクション6が書き込まれ、セクション6の書き込み後にセクション7が書き込まれ、セクション7の書き込み後にセクション8が書き込まれる。

【0124】

セクション1～セクション5のそれぞれのセクションは、先頭のデータを受信

すると共に、先頭のデータを受信したセクションの開始セクションBSCnに設定されているアドレスから、そのデータの書き込みが始まる。なお、メモリ44からの読み出しは、セクション1の開始セクションBSC1から読み出される。

【0125】

ここで、リングバッファとされたメモリ44からデジタル音データが読み出されるタイミングチャートを図21に示す。なお、図21中綱目の部分は、メモリ44から読み出され、再生されていること示す。

【0126】

図21Aに示すタイミングチャートでは、時点t21からセクション1～セクション5がメモリ44に書き込まれる。セクション1は、メモリ44に書き込まれると共に、メモリ44から読み出され、再生される。セクション1の読み出しが終わると、続いて時点t21から書き込まれているセクション2がメモリ44から読み出される。そして、時点t21からメモリ44に書き込まれているセクション3～セクション5が順次メモリ44から読み出される。そして、セクション5は、時点t22となる前にメモリ44から読み出される。従って、時点t22では、セクション5はメモリ44から既に読み出されているので、時点t22からセクション6がメモリ44に書き込まれる。同様に、時点t22からメモリ44に書き込まれていたセクション6が時点t23では、既に読み出されるので、時点t23からセクション7がメモリ44に書き込まれる。そして、時点t23からメモリ44に書き込まれていたセクション7が時点t24では、既に読み出されるので、時点t24からセクション8がメモリ44に書き込まれる。

【0127】

図21Bに示すタイミングチャートでは、時点t31からセクション1がメモリ44に書き込まれると共に、メモリ44から読み出され、再生される。セクション1の読み出しが終わる時点t32では、セクション2～セクション5がメモリ44に書き込まれる。このとき、セクション2は、メモリ44に書き込まれると共に、メモリ44から読み出され、再生される。そして、時点t32からメモリ44に書き込まれているセクション3～5が順次メモリ44から読み出される。そして、セクション5は、時点t33となる前にメモリ44から読み出される

従って、時点 t_{33} では、セクション 5 はメモリ 44 から既に読み出されているので、時点 t_{33} からセクション 6 がメモリ 44 に書き込まれる。同様に、時点 t_{33} からメモリ 44 に書き込まれていたセクション 6 が時点 t_{34} では、既に読み出されるので、時点 t_{34} からセクション 7 がメモリ 44 に書き込まれる。そして、時点 t_{34} からメモリ 44 に書き込まれていたセクション 7 が時点 t_{35} では、既に読み出されるので、時点 t_{35} からセクション 8 がメモリ 44 に書き込まれる。

【0128】

図 21C に示すタイミングチャートでは、時点 t_{41} からセクション 1 およびセクション 2 がメモリ 44 に書き込まれる。セクション 1 は、メモリ 44 に書き込まれると共に、メモリ 44 から読み出され、再生される。セクション 1 がメモリ 44 から読み出されると、時点 t_{41} からメモリ 44 に書き込まれていたセクション 2 が読み出される。セクション 2 がメモリ 44 から読み出されている途中の時点 t_{42} では、セクション 3～セクション 5 がメモリ 44 に書き込まれる。そして、セクション 2 が読み出されると、時点 t_{42} からメモリ 44 に書き込まれているセクション 3～5 が順次メモリ 44 から読み出される。そして、セクション 5 は、時点 t_{43} となる前にメモリ 44 から読み出される。従って、時点 t_{43} では、セクション 5 はメモリ 44 から既に読み出されているので、時点 t_{43} からセクション 6 がメモリ 44 に書き込まれる。同様に、時点 t_{43} からメモリ 44 に書き込まれていたセクション 6 が時点 t_{44} では、既に読み出されるので、時点 t_{44} からセクション 7 がメモリ 44 に書き込まれる。そして、時点 t_{44} からメモリ 44 に書き込まれていたセクション 7 が時点 t_{45} では、既に読み出されるので、時点 t_{45} からセクション 8 がメモリ 44 に書き込まれる。

【0129】

この実施形態では、送信機および受信機は、ハードウェアから構成されているが、プログラムによって、上述した動作を制御するようにしても良い。例えば、CD-ROM (Compact Disk-Read Only Memory) といった所定の記録媒体に記録されてパーソナルコンピュータに供給される。パーソナルコンピュータにおいて、CD-ROM から必要なプログラムデータが読み出される。読み出されたプロ

グラムデータは、パーソナルコンピュータに設けられたHDDなどの所定の記録媒体に記録される。このプログラムデータは、メモリなどに読み込まれ、CPU(Central Processing Unit)により解釈され実行される。

【0130】

なお、プログラムの供給方法は、上述の記録媒体を介する方法に限られない。例えば、プログラムは、伝送路12を介してパーソナルコンピュータに供給されるようにしても良い。伝送路としてインターネットを介してパーソナルコンピュータに供給されるようにしても良い。

【0131】

この実施形態では、伝送信号フォーマットは時分割多重されたものとされているが、これに限らず、周波数多重されたものであっても良い。すなわち、セクション1からセクションnまでのデータを同時に送信できるフォーマットであればどのようなフォーマットであっても良い。

【0132】

この実施形態では、展示室1に1つの送信機4を設けているが、展示室1に複数の送信機 $4_1, 4_2, \dots, 4_p$ を設けるようにしても良い。

【0133】

【発明の効果】

この発明に依れば、コンテンツの全長と、伝送路の容量とを同一とした場合、コンテンツの最大待ち時間を短縮することができる。コンテンツの全長と、コンテンツの最大待ち時間とを同一とした場合、伝送路の容量を小さくすることができる。コンテンツの最大待ち時間と、伝送路の容量とを同一とした場合、コンテンツの全長を大きくすることができる。すなわち、コンテンツの全長をLとし、チャンネル数(伝送路の容量)をKchとし、コンテンツの最大待ち時間をλとすると、

$$L = \lambda \times (2^K - 1)$$

となる。

【0134】

この発明に依れば、赤外線などの伝送路の容量の比較的小さなワイヤレス伝送

路であっても十分な長さのコンテンツを極めて短い最大待ち時間とすることができる。

【0135】

この発明に依れば、コンテンツの全長に余裕が生まれるため、コンテンツの多言語化、階層化などの応用範囲の拡大につながる。

【0136】

この発明に依れば、映像データなどの大容量となるコンテンツであっても、コンテンツ蓄積媒体としてHDDなどアクセス時間の短いデバイスであっても遅延無く出力できる手段さえ確保できれば実用的な待ち時間内で映像データを送信することができる。従って、单方向伝送、無制限受信機の映像サーバシステムを構築することができる。

【図面の簡単な説明】

【図1】

この発明を適用することができるシステムの一実施形態の概略図である。

【図2】

この発明の送受信システムの一実施形態の概略図である。

【図3】

この発明に適用することができる信号フォーマットの一例を説明するための略線図である。

【図4】

この発明に適用することができる信号フォーマットの一例を説明するための略線図である。

【図5】

この発明の送信機の一実施形態のブロック図である。

【図6】

この発明の送信機に用いられるアドレスの一例を説明するための略線図である

【図7】

この発明の送信機に用いられるアドレスの一例を説明するための略線図である

【図8】

この発明の送信機に用いられるアドレスの一例を説明するための略線図である

【図9】

この発明に適用することができる伝送信号フォーマットの一例を説明するための略線図である。

【図10】

この発明の送信機の一実施形態の制御の一例を説明するためのフローチャートである。

【図11】

この発明の受信機の一実施形態のブロック図である。

【図12】

この発明の受信機に用いられるアドレスの一例を説明するための略線図である

【図13】

この発明の受信機の一実施形態の制御の一例を説明するためのフローチャートである。

【図14】

この発明を適用したシステムにおいて、伝送路が遮断された一例を説明するための略線図である。

【図15】

この発明に適用することができる信号フォーマットの他の例を説明するための略線図である。

【図16】

この発明の送信機の記録媒体に半導体メモリを適用した一例を説明するための概略図である。

【図17】

この発明の送信機の記録媒体にHDDを適用した一例を説明するための概略図

である。

【図18】

この発明の送受信システムの伝送路にネットワークを適用した一例を説明するための略線図である。

【図19】

この発明の送受信システムの伝送路に赤外線を適用した一例を説明するためのブロック図である。

【図20】

この発明の受信機のメモリの制御の一例を説明するための略線図である。

【図21】

この発明の受信機のメモリの制御の一例を説明するための略線図である。

【図22】

単チャンネルのNOD方式を説明するための略線図である。

【図23】

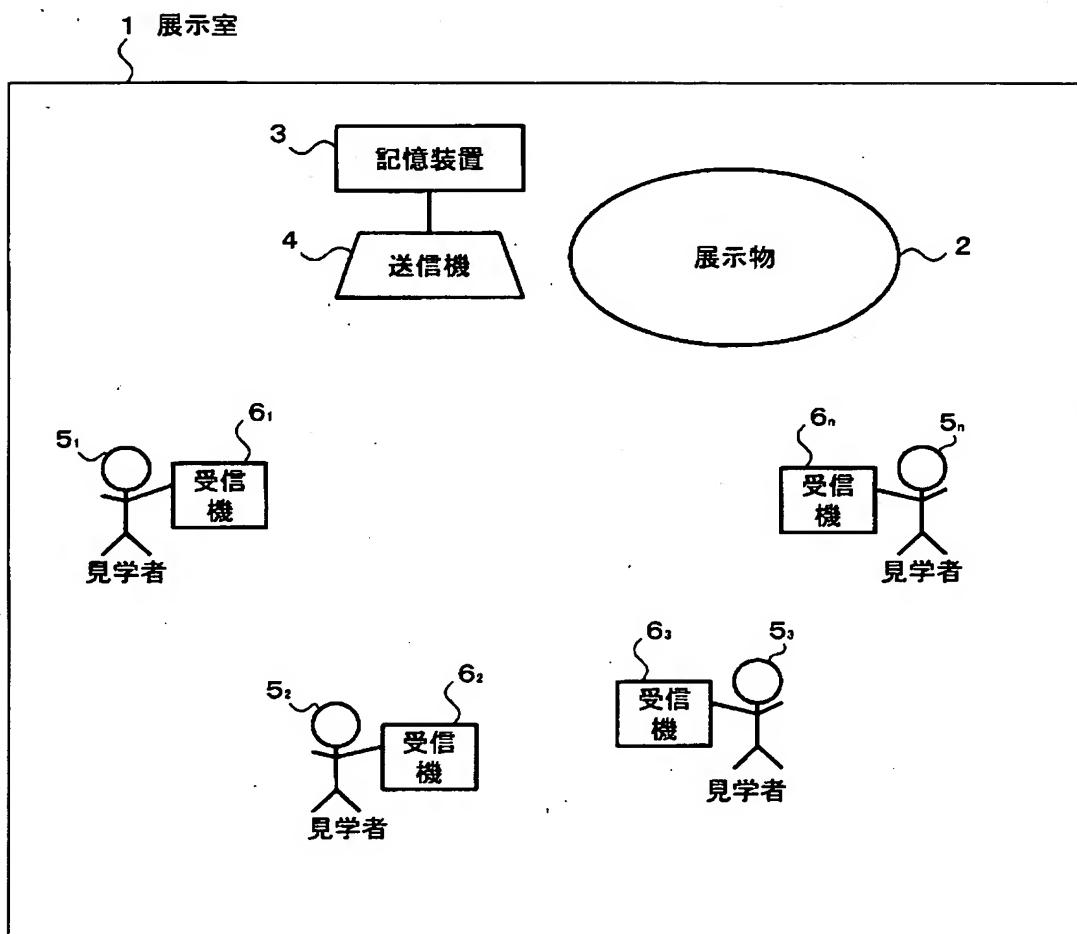
多チャンネルのNOD方式を説明するための略線図である。

【符号の説明】

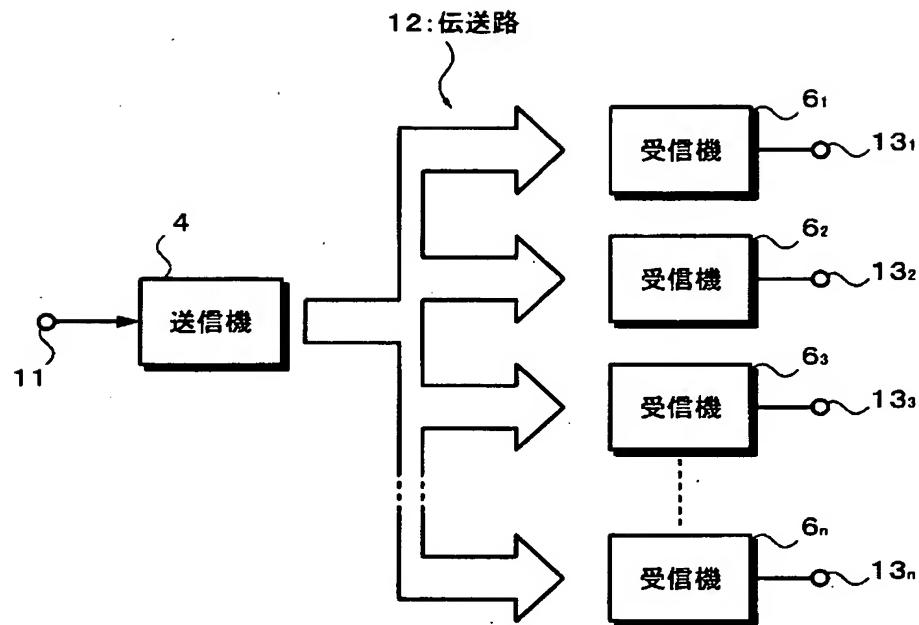
4 . . . 送信機、 6₁、 6₂、 6₃、 6_n、 . . . 受信機、 11 . . . 入力端子、 12 . . . 伝送路、 13 . . . 端子

【書類名】 図面

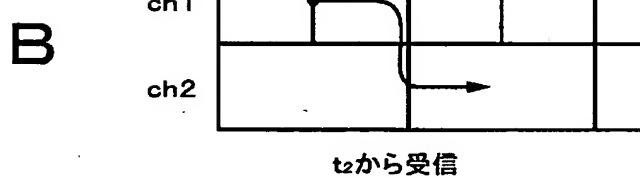
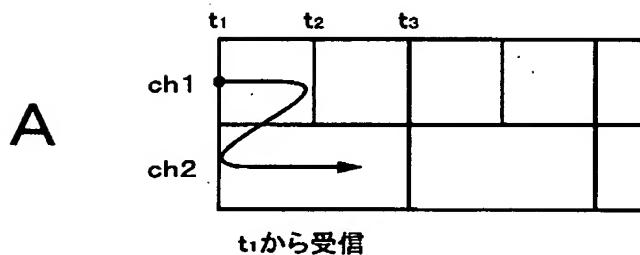
【図1】



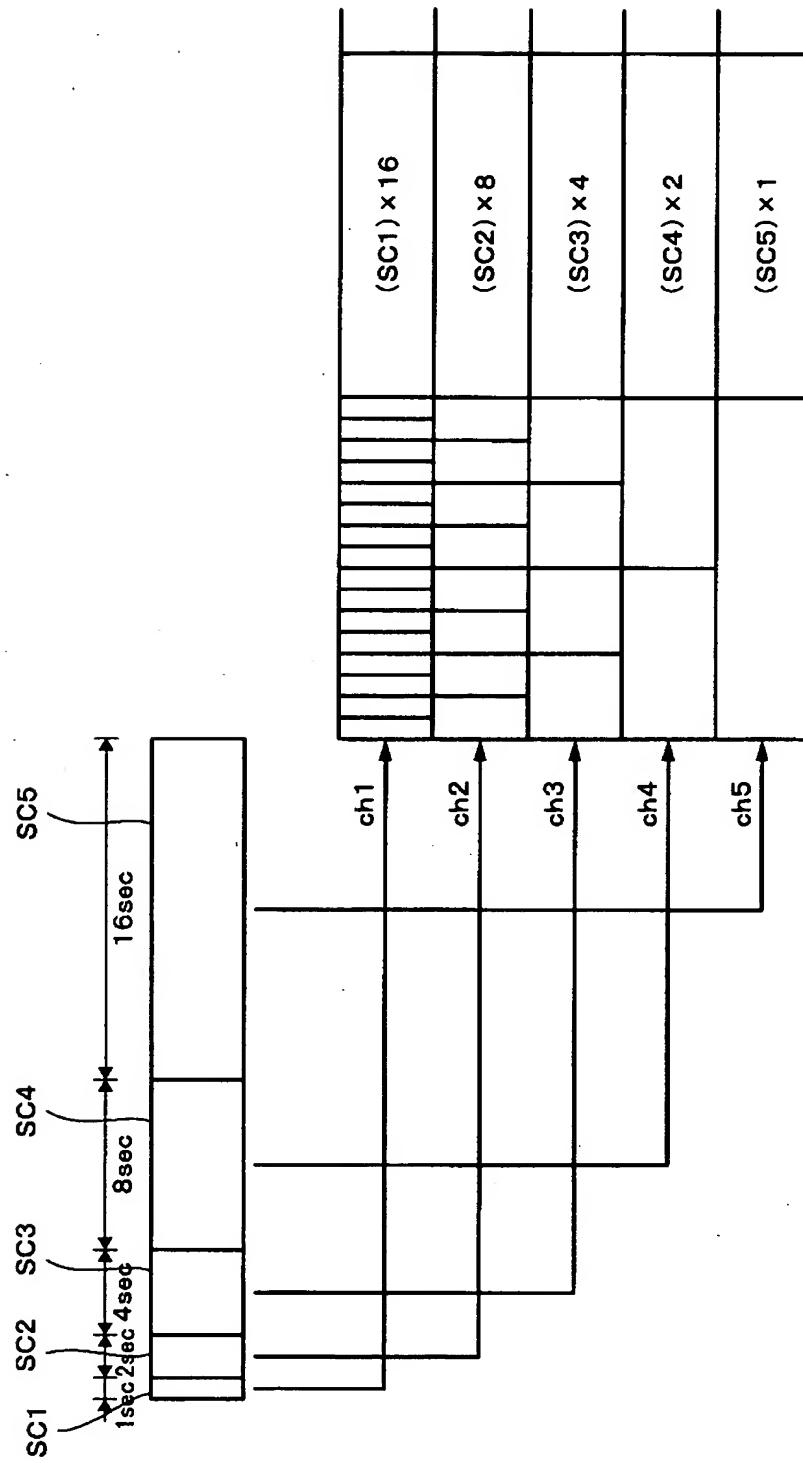
【図2】



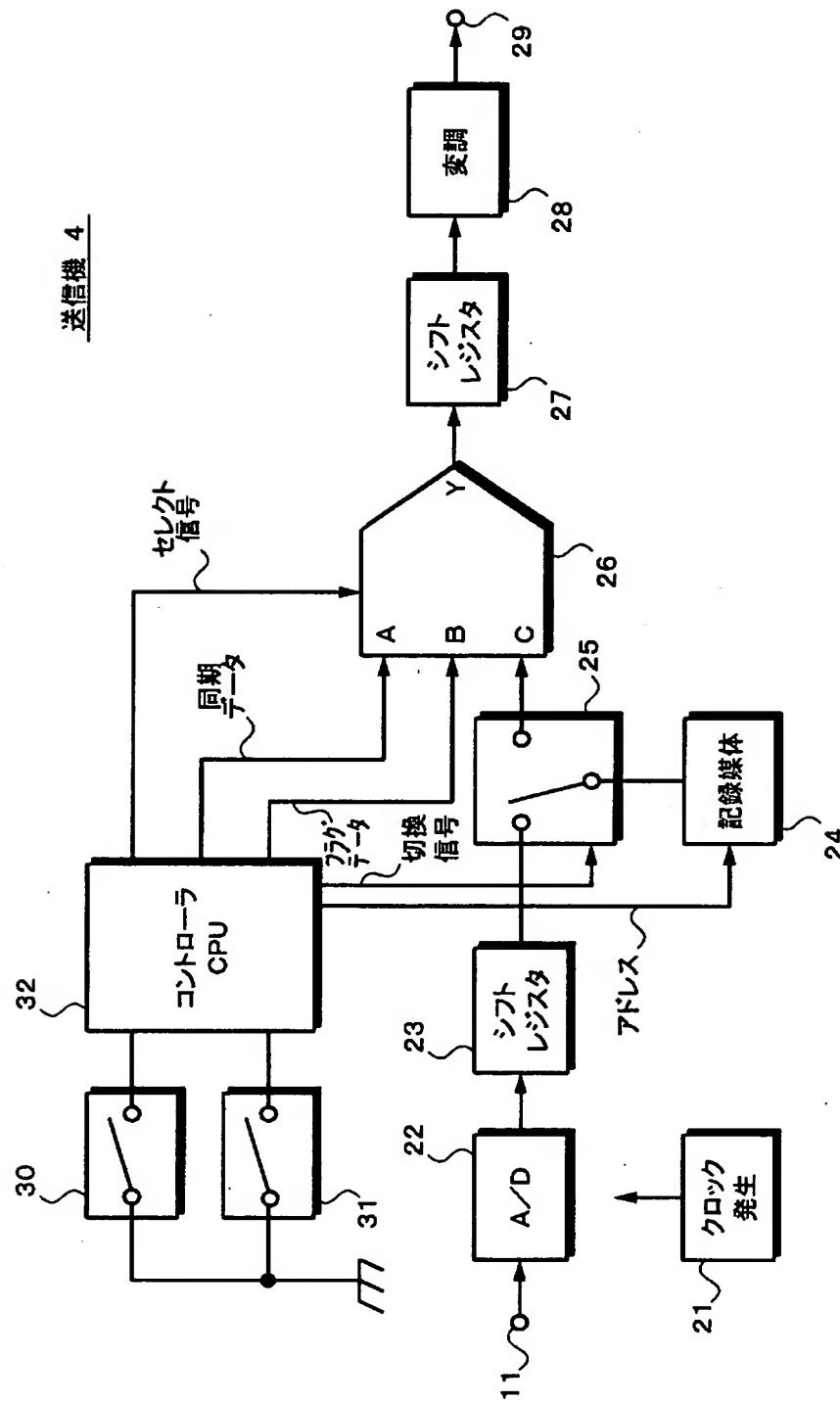
【図3】



【図4】



【図5】



【図6】

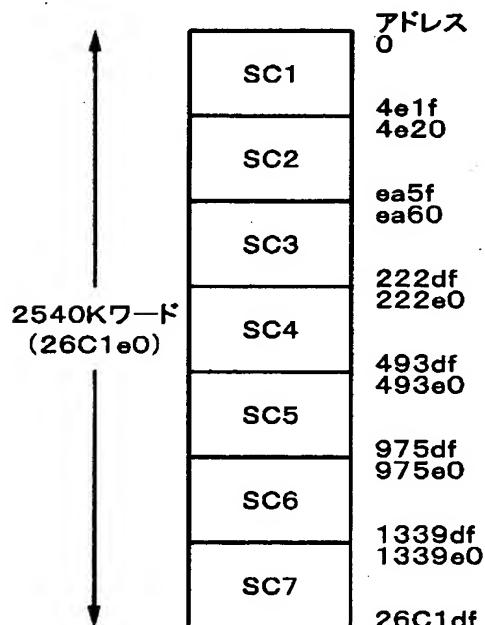
A

アドレス	
BSC1	0
BSC2	4E20
BSC3	EA60
BSC4	222E0
BSC5	493E0
BSC6	975E0
BSC7	1339E0

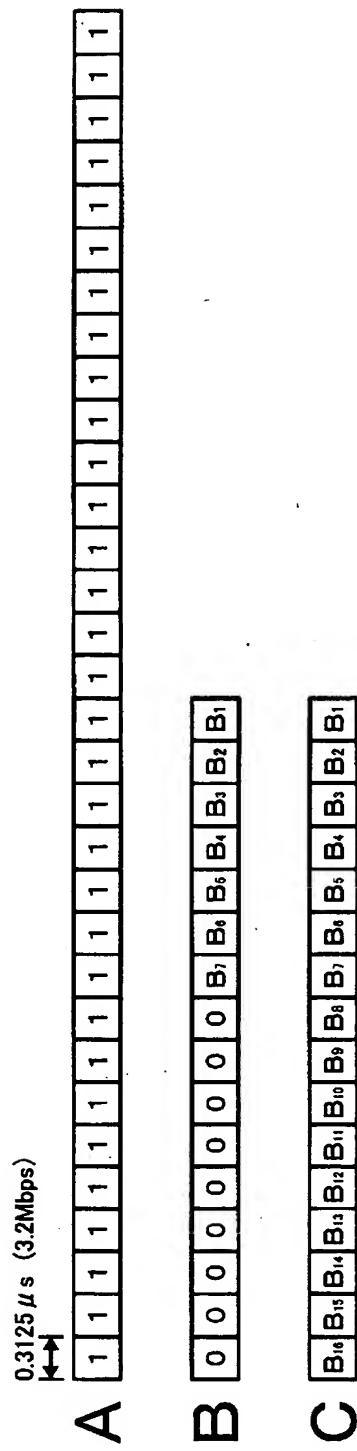
B

ARSC1
ARSC2
ARSC3
ARSC4
ARSC5
ARSC6
ARSC7

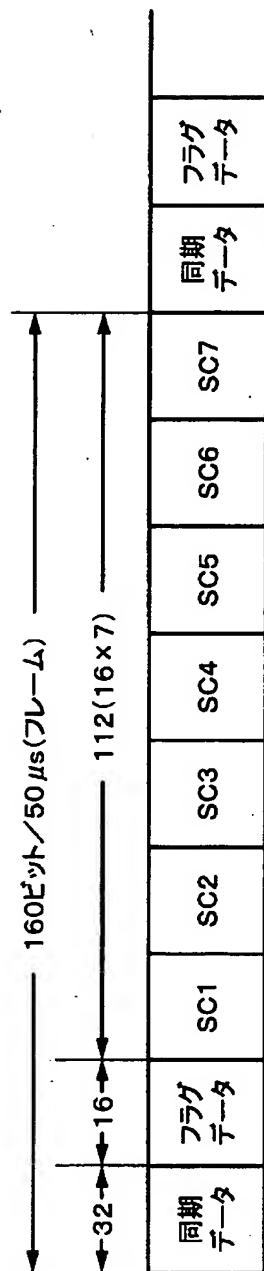
【図7】



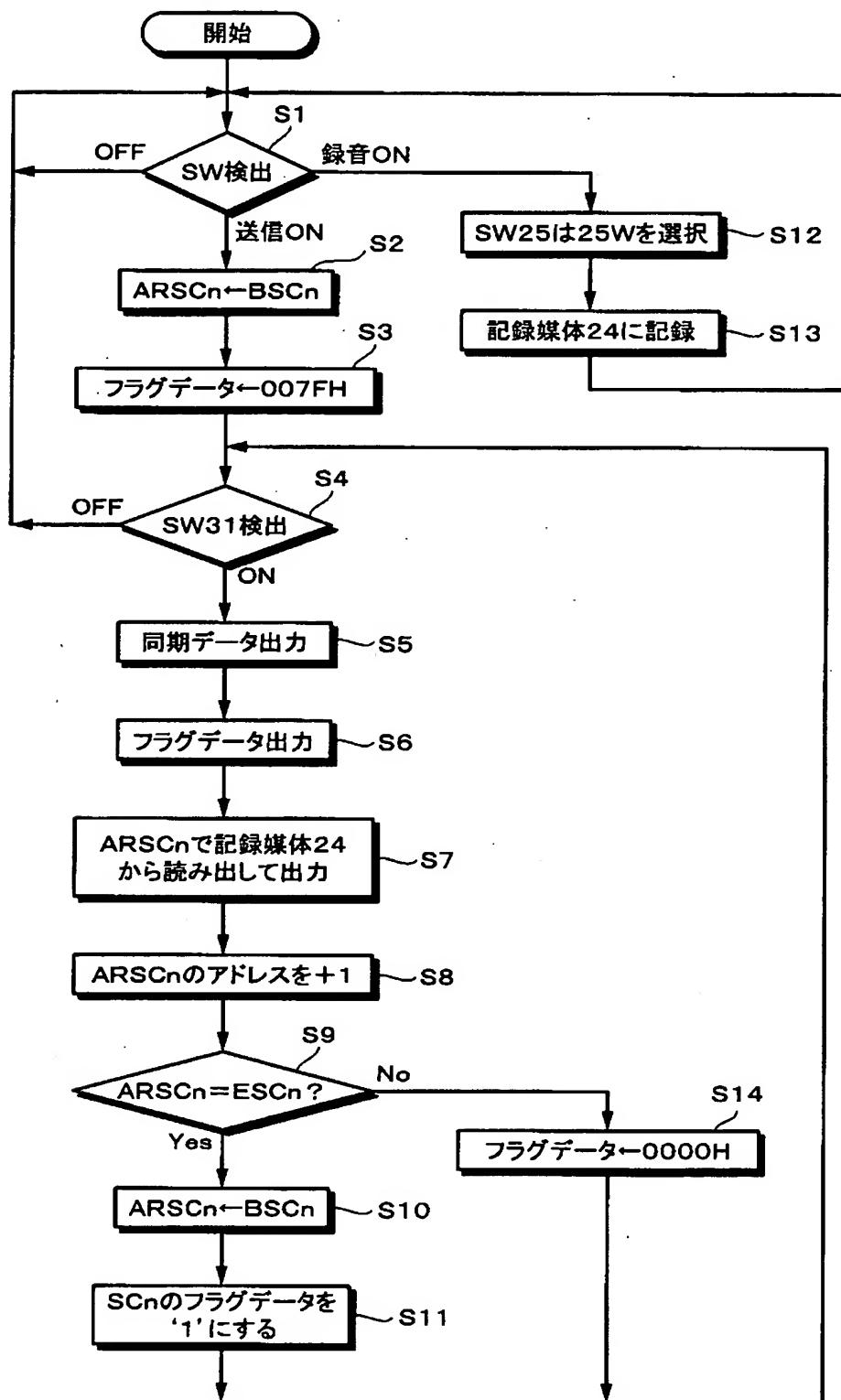
【図8】



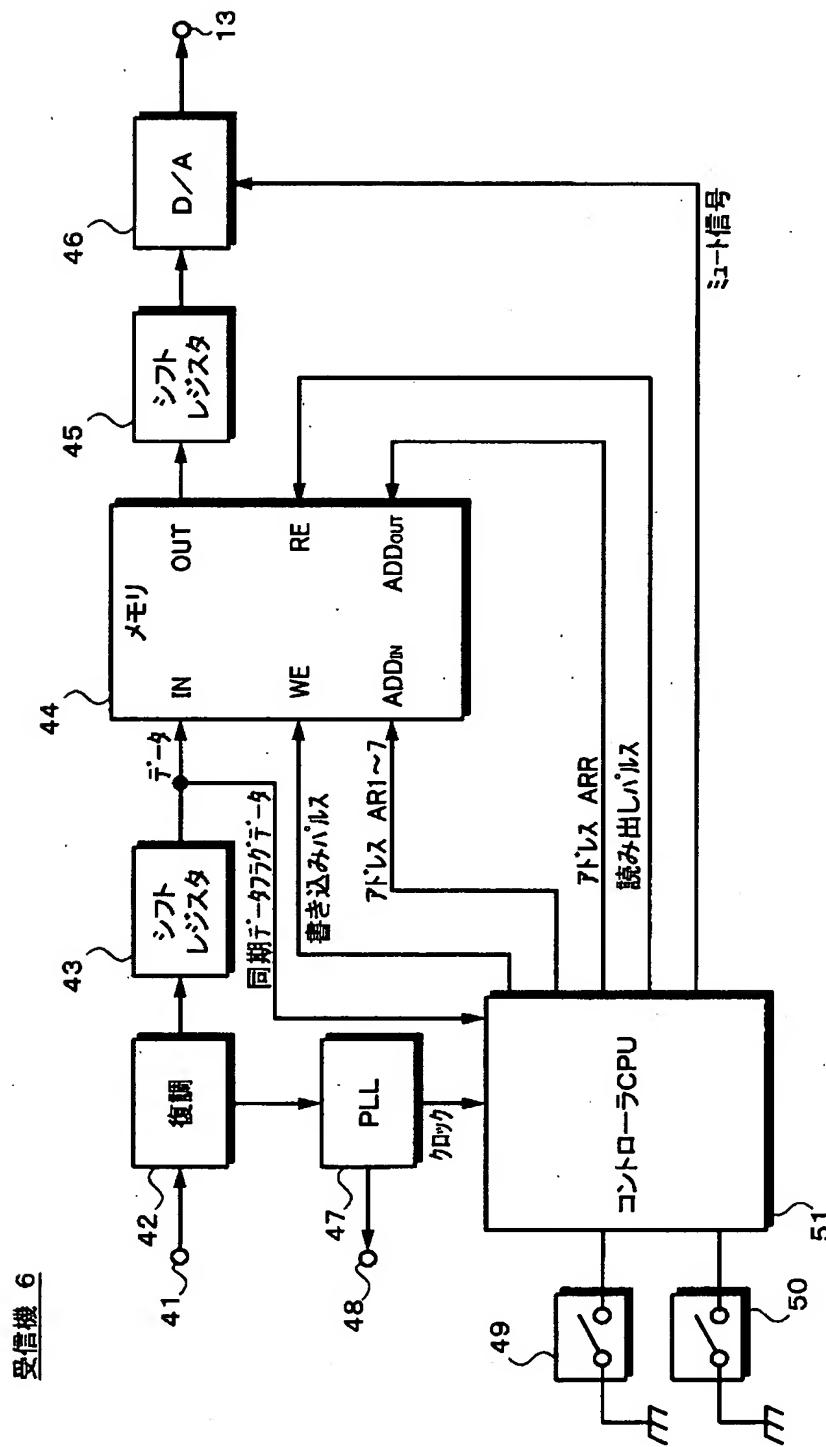
【図9】



【図10】



【図11】



【図12】

A

AR1
AR2
AR3
AR4
AR5
AR6
AR7

B

WE7	WE6	WE5	WE4	WE3	WE2	WE1
-----	-----	-----	-----	-----	-----	-----

C

FS

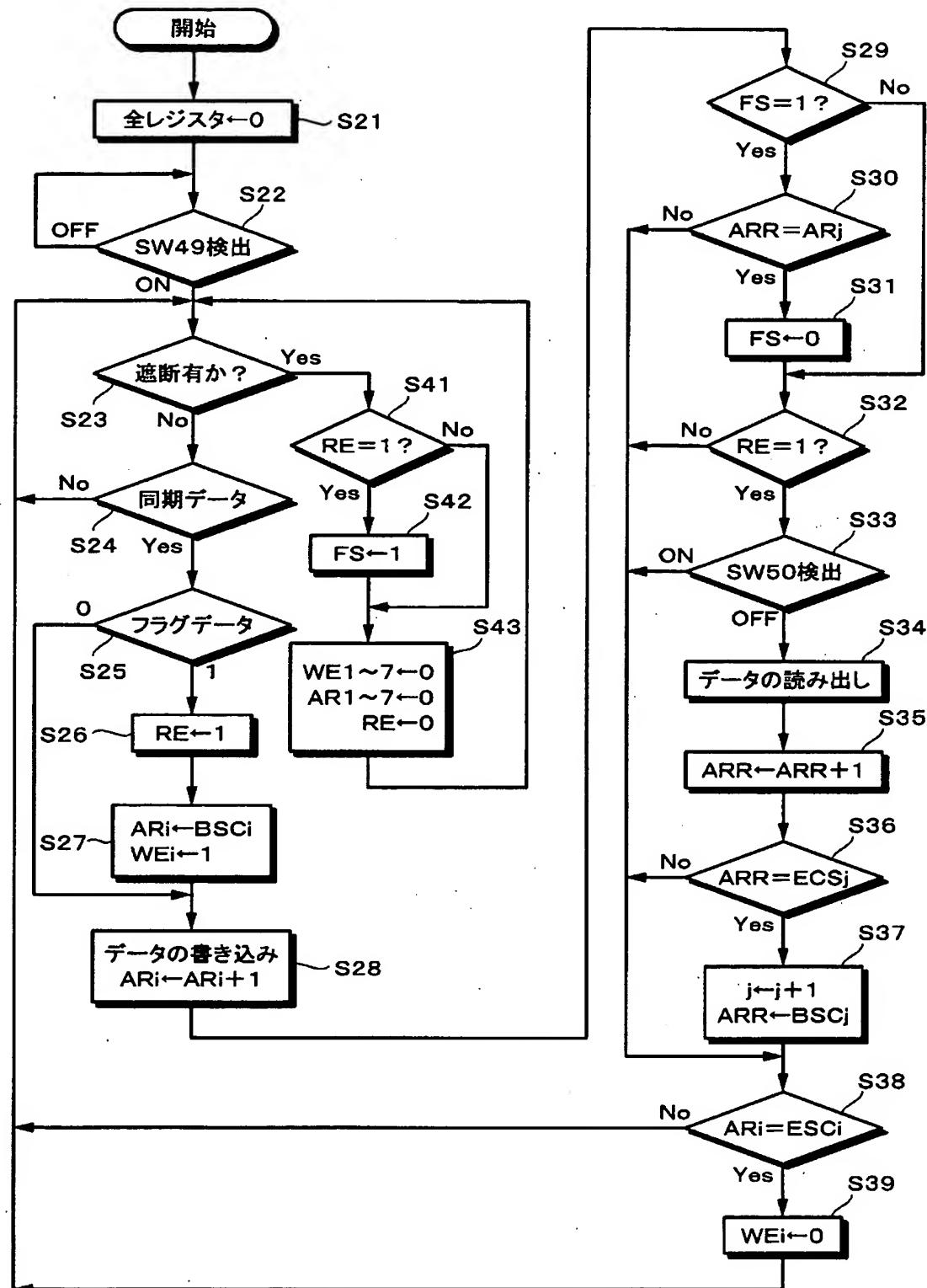
D

RE

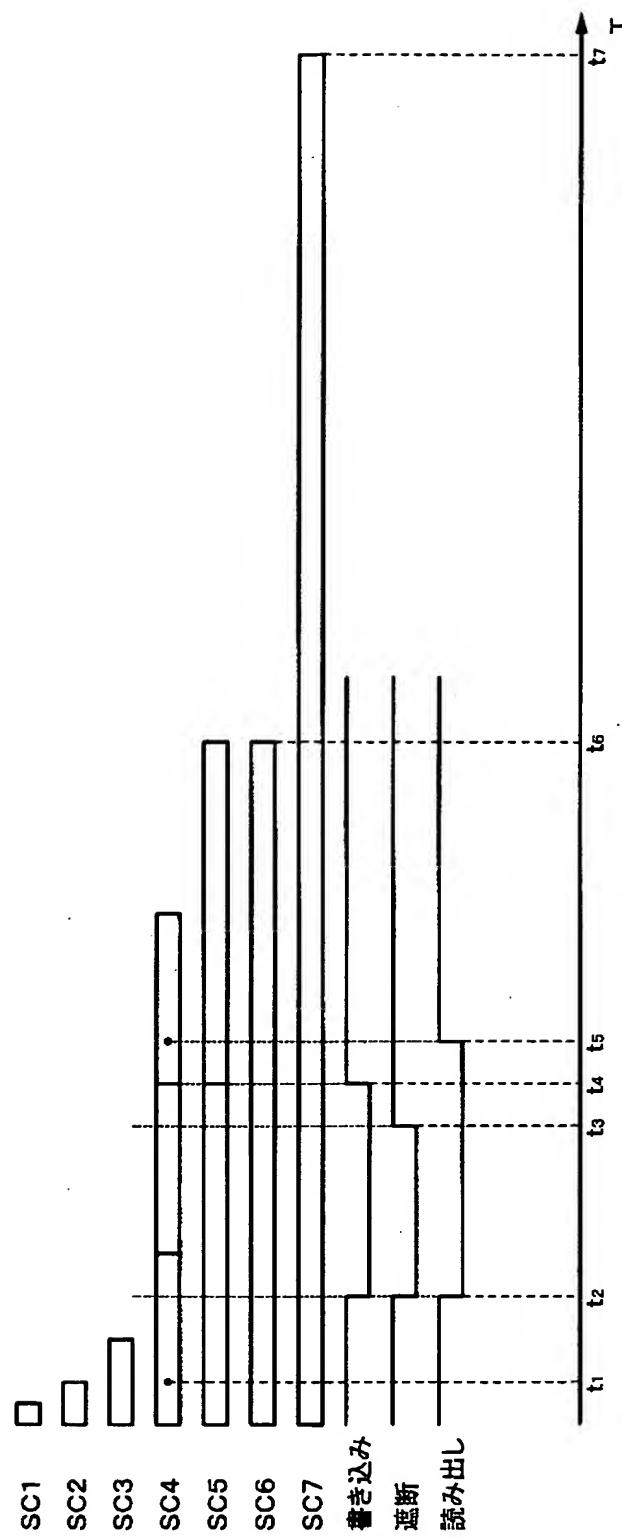
E

ARR

【図13】

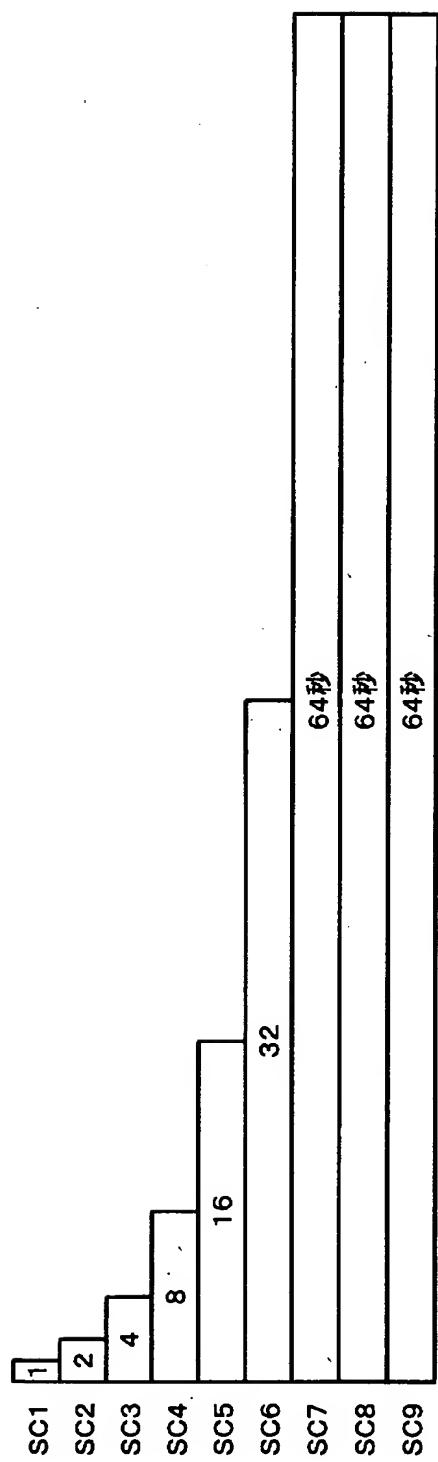


【図14】

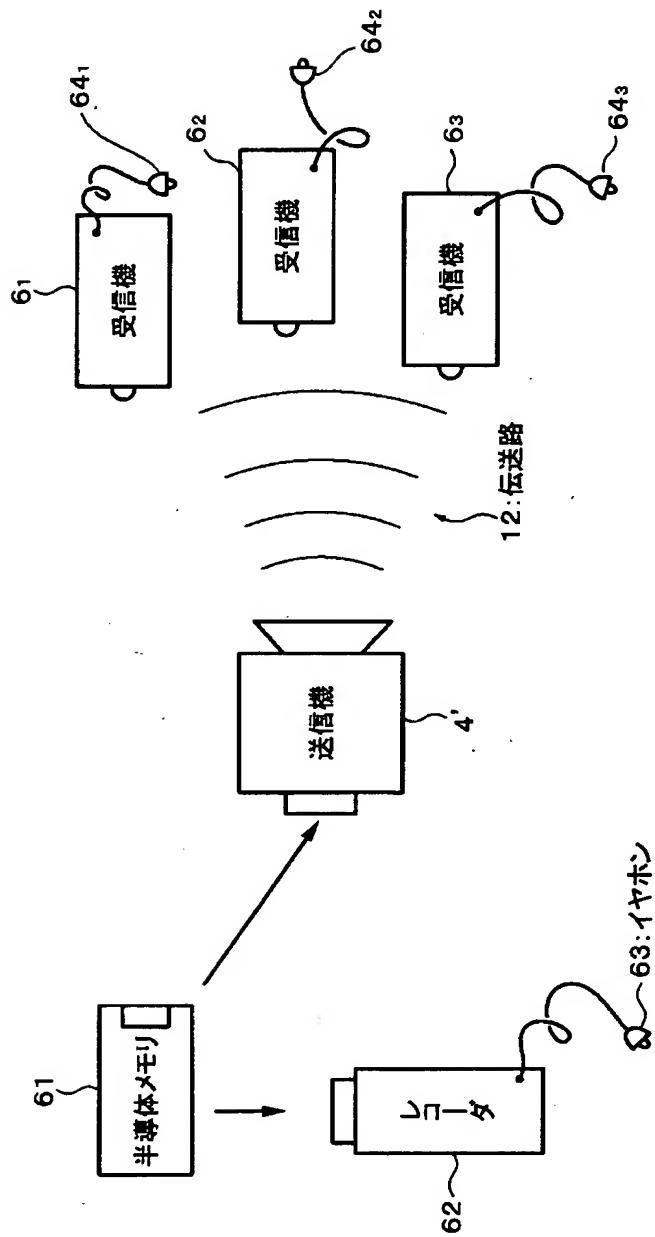


□ SC1 SC2 SC3 SC4 SC5 SC6 SC7 書き込み 遠断 読み出し

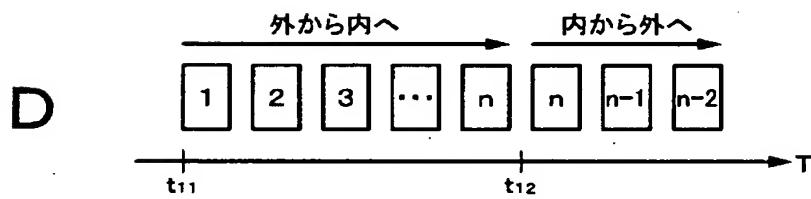
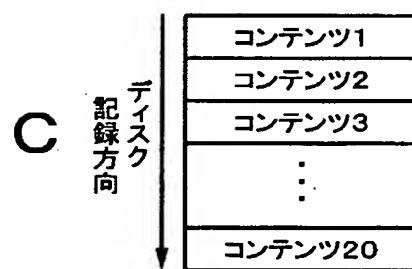
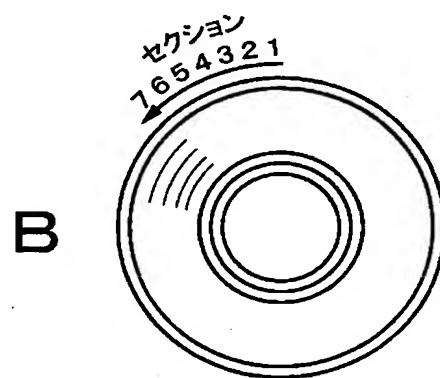
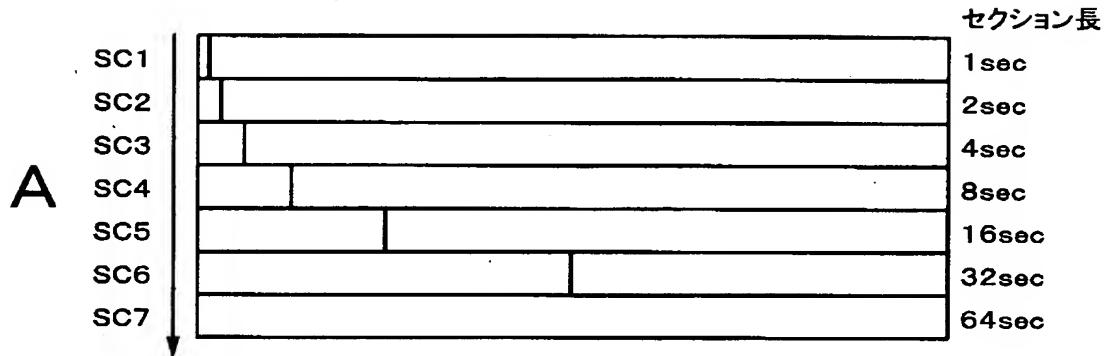
【図15】



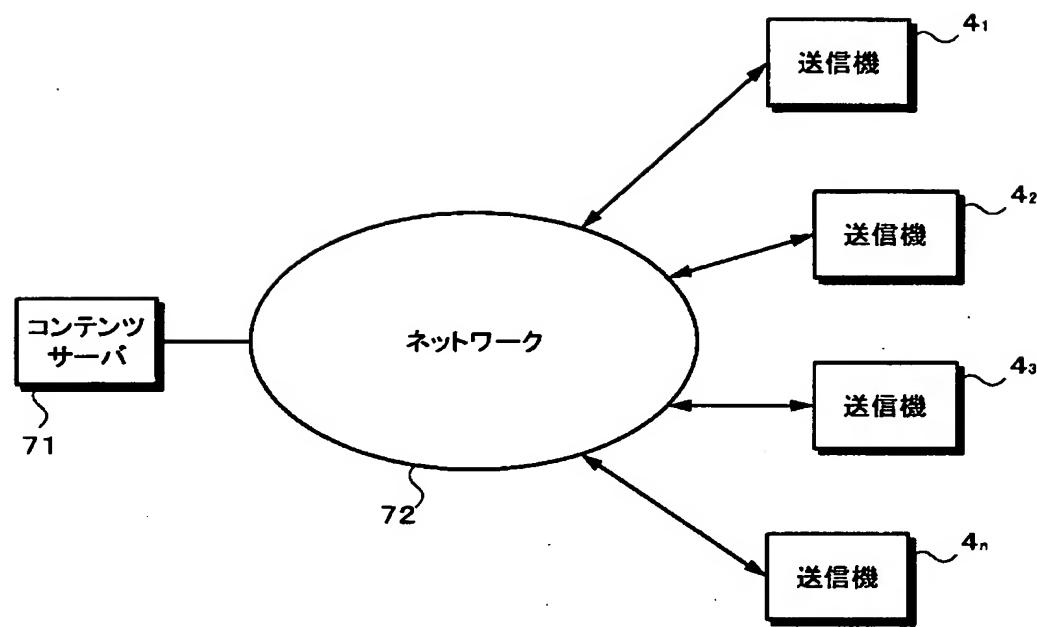
【図16】



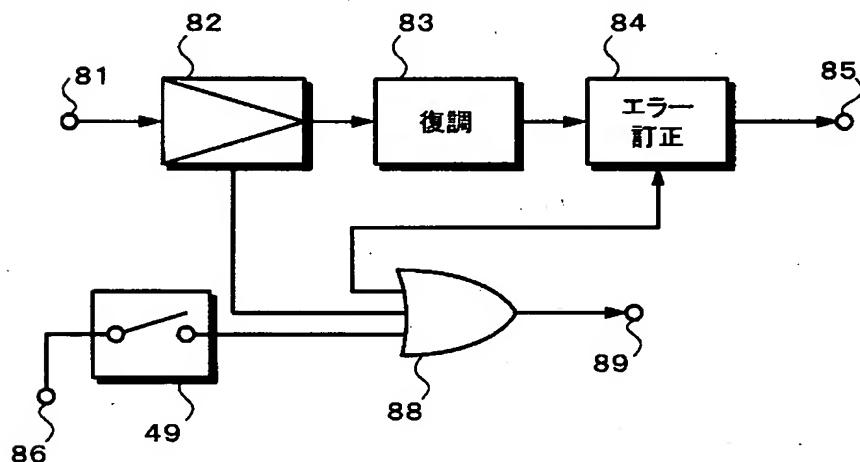
【図17】



【図18】

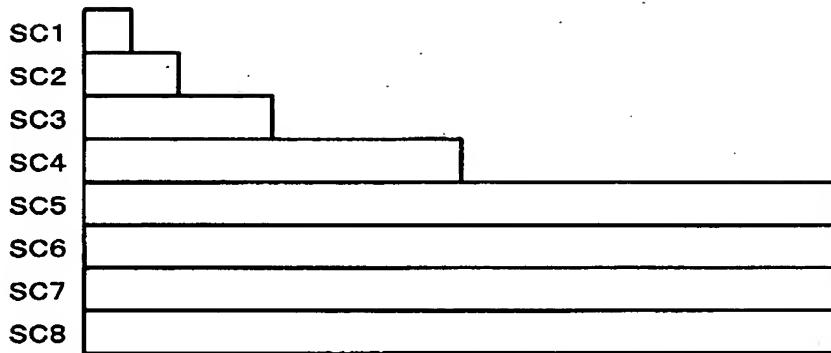


【図19】

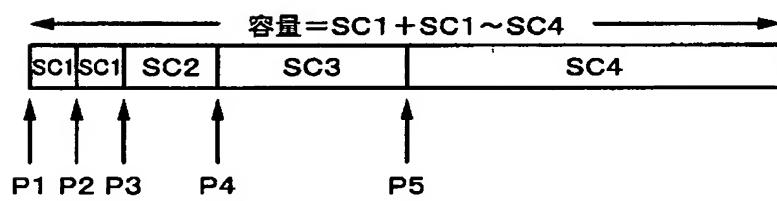


【図20】

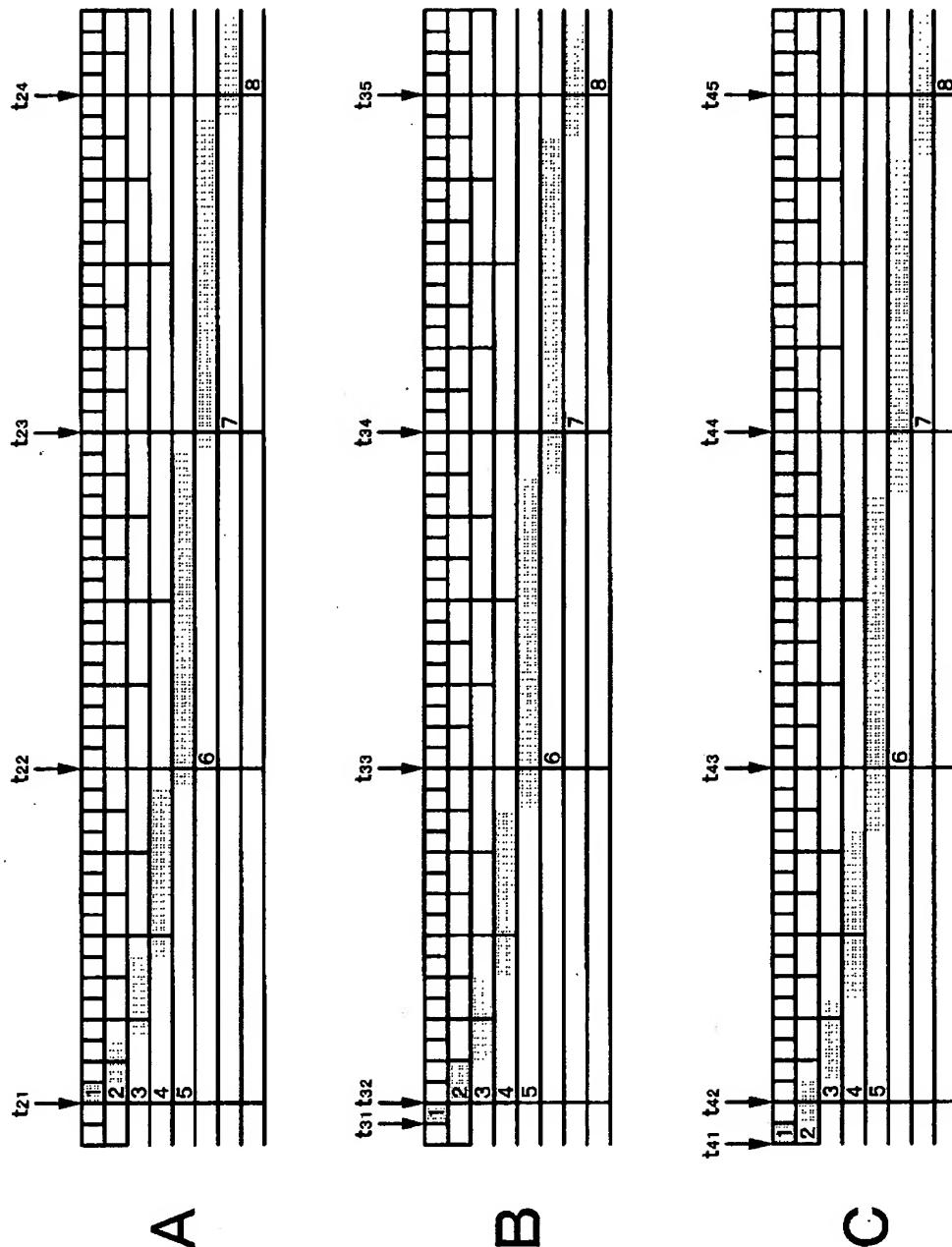
A



B



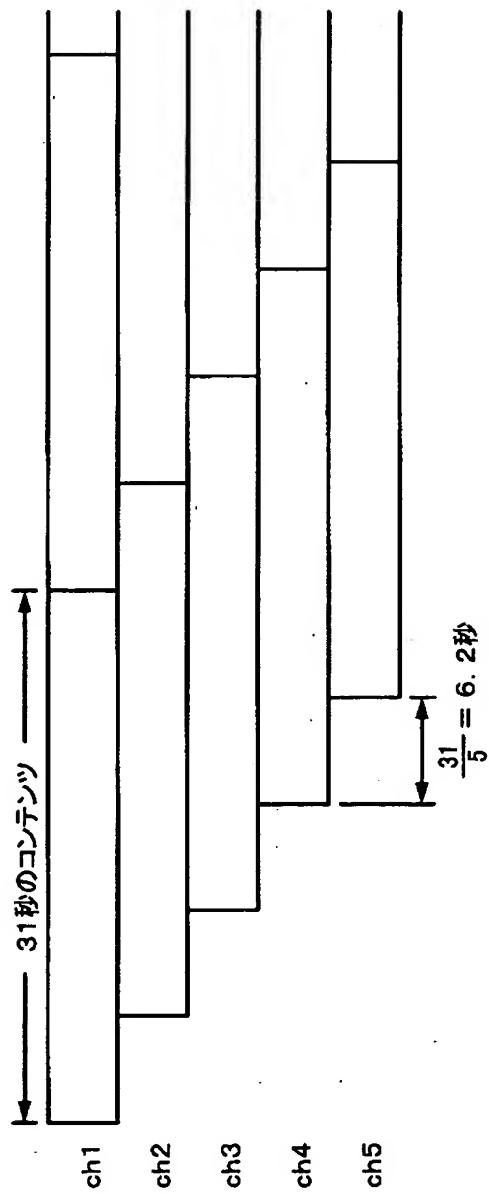
【図21】



【図22】



【図23】



【書類名】 要約書

【要約】

【課題】 等速性を犠牲にして、チャンネル数を増やすことなく、コンテンツの先頭の最大待ち時間を短縮する。

【解決手段】 A/D変換回路22では、入力端子11からのアナログ音データがデジタル化される。シフトレジスタ23でパラレル化された音データは、スイッチ回路30がオンの場合、スイッチ回路25を介して記録媒体24へ供給される。記録媒体24では、コントローラCPU30からのアドレスに従って音データが書き込まれる。スイッチ回路31がオンの場合、スイッチ回路25を介して記録媒体24から音データが読み出され、マルチプレクサ26のC端子へ供給される。マルチプレクサ26では、CPU30から同期データ、フラグデータが供給され、CPU32からのセレクト信号に応じて送信機4から送信される信号が出力される。

【選択図】 図1

出願人履歴情報

識別番号 [000002185]

1. 変更年月日 1990年 8月30日

[変更理由] 新規登録

住 所 東京都品川区北品川6丁目7番35号

氏 名 ソニー株式会社